

1. 개요

- 1) 차세대시스템반도체 전문인력 양성과 핵심 IP연구개발을 위해 다각적인 전국 대학의 교수를 참여교수로 선정하여 칩제작기회(MPW) 및 설계환경(EDA Tool) 등 지원
- 2) 반도체설계 분야의 연구 경쟁력을 확보하기 위해 참여교수의 유사 연구 분야를 조사하여 연구분야 특성화를 제공

2. 지원 사항

- 1) 최신 기술 공정의 MPW 칩 제작 지원(Cell Library 포함)
- 2) 최신 EDA Tool 지원
- 3) IDEC 보유 Analog IP 제공

3. 신청 시기

- 1) 년 1회 (매년 2월 모집)

4. 신청 조건

- 1) 전국 대학의 반도체설계 관련분야 교수 (전임직 조교수부터 신청 가능)
- 2) 단, 순수 교육 및 연구 목적이 아닌 특수목적 대학소속의 교수의 경우 IDEC 지원이 제한됨 (참고 : 전문대학의 경우, IDEC 지원이 제한 될 수 있음)

5. 참여교수 의무사항

- 1) "IDEC 주최 행사(Congress)"에 **2년에 1회 이상 반드시 참여한다.**
- 2) IDEC에서 협조하는 사항(뉴스레터 원고 기고, JICAS 논문 제출(분기별), IDEC 관련 평가(C.D.C(2,6,11월) 등), IDEC 강좌 강사 활동 등)에 대해 **3년 이내 1회 이상 참여 한다.**
- 3) IDEC 지원을 받아 달성한 **연구실적(논문, 특허, 지도학생 취업현황 등)**은 IDEC에 보고 한다.

* IDEC 참여교수로 활동 시에 위의 세가지 사항 모두 이행을 부탁드립니다.

[참고 내용]

- IDEC Congress : 참여대학의 주요실적에 대한 결과 발표 및 현안 논의가 이뤄지는 IDEC 주관 행사로, 참여교수는 본 행사에 **2년에 1회 이상 필수 참석 (대리 참석 불가)**
- JICAS : 매년 4회 발행되는 IDEC 공식 국제 저널인 JICAS에 MPW 칩 설계 결과물을 논문으로 작성하여 제출 (논문 상시 접수)
- CDC : IDEC CDC 행사에 제출된 논문의 채택 여부를 결정하기 위해 온라인 평가 진행 (2년마다 IDEC CDC 평가위원 위촉)
- IDEC 교육 : 본센터(KAIST)와 6개 캠퍼스에서 연간 150 건 정도의 설계 및 Tool 교육 등이 개설/진행되고 있으며, 이에 주도적으로 강의 개설
- IDEC 사사문구 : IDEC의 지원을 받아 발행된 논문에는 반드시 IDEC 지원(MPW, EDA Tool) 사사문구 기재, **Acknowledgement(감사의 글)에 포함되어도 실적 인정

구분		사사문구 예시
국문	MPW 지원받은 경우	본 연구는 IDEC에서 MPW를 지원받아 수행하였습니다.
	EDA Tool 지원받은 경우	본 연구는 IDEC에서 EDA Tool을 지원받아 수행하였습니다.
영문	MPW 지원받은 경우	The chip fabrication was supported by the IC Design Education Center(IDECK), Korea.
	EDA Tool 지원받은 경우	The EDA tool was supported by the IC Design Education Center(IDECK), Korea.
	MPW 와 EDA Tool 모두 지원받은 경우	The chip fabrication and EDA tool were supported by the IC Design Education Center(IDECK), Korea.

6. 선정 방법

- 1) 기존 참여교수 : 전년도 참여계획 및 의무사항 이행, IDEC이 인정하는 실적 제출시 선정
- 2) 신규 참여교수 : 신청서 및 이력서를 토대로 IDEC 평가를 통해 선정

7. 선정 제외 대상

- 1) 기존 참여교수 : 참여교수 의무사항을 이행하지 않거나, 최근 3년간 IDEC에서 인정하는 실적을 제출하지 않은 자
- 2) 신규 참여교수 : 신청조건에 불충족하거나, IDEC 평가시 미승인된 자
- 3) 비전임 교수

8. 신청 절차

1) 신규 및 기존 참여교수

① www.idec.or.kr 로그인 -> 참여교수 클릭

The screenshot shows the IDEC website homepage. At the top, there is a navigation bar with links for '센터소개', '교육 / 세미나', 'VOD서비스', 'MPW / CDC', 'EDA Tool', '참여교수' (which is highlighted with a red box), '알림마당', and 'IDEC Library'. Below the navigation bar, there is a large banner for KAIST IDEC. To the right of the banner, there are two sections: '공지사항 Notice' and '자료실 Library', each with a list of items.

Category	Title	Date
공지사항 Notice	[IDEC] 2024년 참여교수 배출..	2025.01.13
	[IDEC] 2025년 1학기 학부 정..	2025.01.13
	[IDEC MPW] 2025년 IDEC MPW ..	2024.12.18
	[IDEC] 제8기 시스템반도체..	2024.11.11
	[외부공지] [외부공지] 차세..	2024.12.30
자료실 Library	EDA Tool Vendor 의 Syste..	2024.12.16
	EDA Tool Vendor 의 Syste..	2024.04.01
	EDA Tool Vendor 의 Syste..	2023.09.12
	EDA Tool Vendor 의 Syste..	2023.01.27
	[CADENCE] INDAGO - Debug..	2022.10.04

② 참여교수 신청 클릭 -> 상세보기 -> 참여신청

The screenshot shows the 'Professor Participation Application' page. On the left, there is a sidebar with a dark blue background and the text '참여교수' (Professor Participation). In the center, there is a main content area with a title '2025년 참여교수 신청' (2025 Professor Participation Application). Below the title, there is a table with application details. On the right, there is a decorative graphic of a person working on a tablet with a stylus.

2025년 참여교수 신청				신청중	상세보기
신청기간	2025-01-14 ~ 2025-02-16	신규 참여교수 평가	2025-02-17 ~ 2025-02-28		
활동기간	2025-03-01 ~ 2026-02-28	결과보고제출기간	2025-12-01 ~ 2026-02-28		

The screenshot shows the '2024년 계획' (2024 Plan) section. It includes a table for the plan and a detailed table for actual achievements. The detailed table has columns for '내용' (Content), '건수(시간)' (Count (Time)), and '점수' (Score).

내용	건수(시간)	점수
MPW 칩제작	0	0
희망공정 칩제작	0	0
논문	0	0
강좌/세미나 개설	단기:0시간, 트랙:0시간	0
[설문 응답] 설문 응답 : 2024.07 EDA Tool 수요조사	1	1
[뉴스레터 명예기자] 00기 뉴스레터 명예기자 추천 (성명 : 000)	1	2
[JICAS논문제출] 논문 제출	1	10
[IDEC강좌 / 세미나 개설] EDA Tool VOD 제작 (Cadence Virtuoso)	3	9

③ 차년도 참여교수 신청서 작성

- **지도학생 기입** : 전년도 지도학생 중 졸업생을 제외한 재학생은 자동으로 등록된다. 신규 지도학생을 추가할 수 있으며, **실무 담당자를 선택한다.**
- 2026년 2월 졸업예정인 학생도 등록을 해야 2027년 2월에 2026년 참여교수 배출인력 실적으로 기입할 수 있다.
- **파란색+** : 지도 학생 추가 / **빨간색X** :지도학생 삭제

- **주요 연구분야 기입** : 주요 연구분야는 아래 항목 중 1개를 필수로 선택한다. 추가로 명시해야 할 다른 연구분야가 있으면 '주요 연구분야 2'로 선택 가능하다.

구분	연구분야	구분	연구분야
회로 및 시스템 설계	디지털 회로	공정 및 소자	공정
	아날로그 회로		소자
	RF 회로	패키징	
	Mixed 회로	EDA 및 소프트웨어	
	Power 회로	기타	
	SOC 및 시스템		
	기타		

* 'SOC 및 시스템' : 최소 수천개에서 수십만개의 게이트 집적을 뜻함

- **특성화 분야 작성** : 작성버튼을 클릭하면 등록 또는 수정이 가능

- 가로와 세로가 만나는 셀을 선택(최대 6개)한 후 등록 및 수정완료 버튼을 클릭한다.

IDECA Manual(참여교수)

▶ SoC 설계 방법 및 구조			Digital		Design methodology	Analog/RF				
▼ 등용분야		소분류	Programmable core	Special function block		Data Converters	Timing & High-Speed Interface	RF	Power	기타 IP
Consumer	대분류	중분류								
		대형 Media(TV등)								
		Handheld Multimedia								
Car/Robot	Display (LCD/OLED/PDP/display Driver 등)									
	Car infotainment (navi/audio/DMB)									
	Car chassis(brake/suspension/steering)									
	Body/security(출출방지 등)									
Communication	Robot									
	Wired	Level 2/3 switch								
		MODEM								
		Access network								
		PAN								
	Wireless(무선통신)	LAN/MAN/WAN/CAN								
		USN/RFID								
		Wiimax,Wibro,LTE								
	Celluar phone									
	Ubiquitous									
	Military/Space									
신 재생 에너지	Energy Harvesting(태양광/열전 등)									
	Energy Storage(배터리 등)									
	Energy transfer System(Grid 등)									
Medical/Bio	Medical/Bio									
	분류되지 않은 기타									

** 가로와 세로가 만나는 셀을 선택(최대6개)하시고 등록 및 수정 완료 버튼을 클릭해주세요***

[닫기] [특성화 분야 확인 페이지로...] [등록 및 수정 완료]

- 특성화 자료 활용동의여부 체크 후 페이지 하단 확인 버튼을 클릭한다.

○ 참여교수 특성화 등록시 아래 사항을 확인하세요.

▣ 기본자료 활용 동의

참여교수 특성화 (Platform) 구축에 기본 자료로 활용 하는 것에 동의하십니까?

예. 동의 합니다.

▣ 개인정보 정책

"참여교수 특성화 (Platform) 웹페이지에 기본정보(소속, 성명, 연락처, E-mail), 일반정보(연구분야)등 정보제공"에 동의하십니까?

예. 동의 합니다. 아니오. 동의하지 않습니다.

[확인] [취소]

- **연구분야 상세** : 연구분야 및 IDEC에서 활동 가능한 분야에 대해 보다 상세히 입력한다.

[연구 분야 상세]	
------------	--

IDECA Manual(참여교수)

- 금년도 참여계획 : 참여교수 의무사항 항목이며, 참여계획 건수를 입력한다.
- 이력서 : 신규참여 교수의 경우 이력서 등록(필수)
- 입력란을 모두 기입하고 참여교수 수행 지침 등의 후 참여신청 클릭

금년도 참여계획	항목	건수	설명
	IDECA사사논문	1 건	IDECA의 지원을 받아 발행된 논문에는 반드시 IDECA 사사문구를 기입해야 하며, 해당 실적은 참여교수 실적으로 포함
	IDECA강좌개설	2 건	본센터(KAIST)와 6개 캠퍼스에서 연간 150건 정도의 설계 및 Tool교육 강좌를 운영하고 있으며, IDECA 강좌 개설 또는 강의 진행
	교육VOD제작 참여	3 건	EDA Tool 강의 등 VOD 전용 강좌 제작 및 업로드에 동의
	JICAS논문제작	4 건	매년 4회 발행되는 IDECA 공식 국제 저널인 JICAS에 MPW 칩 설계 결과를 (또는 칩 설계 관련 내용) 를 논문으로 작성하여 제출 및 게재 (논문 상시 접수)
	JICAS Reviewer (또는 편집위원)	5 건	JICAS에 투고된 논문을 온라인 저널 시스템에서 심사하고 게재 여부 결정
	IDECA Congress참여	6 건	참여대학의 주요실적에 대한 결과 발표 및 현안 논의가 이뤄지는 IDECA 주관 협사로, 참여교수는 본 협사에 2년에 1회 이상 참석 의무가 있음.
	뉴스레터기고	7 건	매년 4회 발행되는 IDECA 뉴스레터에 반도체 설계와 관련된 기술 동향 또는 연구 분야, 학회 참가 후기, 반도체 인력 양성과 관련한 칼럼 등을 작성하여 제출 (원고 상시 접수)
	뉴스레터 명예기자 추천	8 건	IDECA 뉴스레터 명예기자 추천
	CDC평가참여	9 건	1년에 3회 IDECA CDC 협사에 제출된 논문의 채택 및 수상 여부를 결정하기 위해 무료로 온라인 평가 진행 (임기 1년)
가입목적	<input checked="" type="checkbox"/> MPW 참가 <input checked="" type="checkbox"/> EDA Tool 사용 <input type="checkbox"/> 기타		
이력서	<small>* 신규 참여교수의 경우 이력서를 등록해야 합니다.(자유양식)</small> <input type="button" value="파일 선택"/> 선택된 파일 없음		
참여교수 수행지침등의	<p>제1조(사업 목표 및 내용) 참여교수의 사업 목표와 내용은 "참여교수 지원 신청서" 내용과 동일하다.</p> <p>제2조(사업의 수행) 본 사업을 제1조의 "참여교수 지원 신청서" 상의 내용에 따라 수행한다.</p> <p>제3조(자원의 지원) (1) 본 사업의 수행을 위해 IDECA는 참여교수에게 EDA Tool, MPW(Multi Project Wafer) 칩제작 공정 등의 자</p> <p><input checked="" type="checkbox"/> 참여교수 수행 지원에 동의합니다.</p>		
	<input type="button" value="이전으로"/>	<input style="background-color: #c00000; color: white; border: 2px solid #c00000; padding: 5px; font-weight: bold; border-radius: 5px; width: 150px; height: 30px; text-align: center; margin-left: 10px;" type="button" value="참여신청"/>	

○ 참여교수 신청 완료

제목	참여교수 신청	
신청기간		신규 참여교수 평가
활동기간		결과보고제출기간

* 기존 참여교수의 경우 성과물을 제출해주세요. 성과물을 제출하지 않을 경우 MPW, EDA Tool지원이 제한될 수 있습니다.

IDEC Manual(참여교수)

④ 최종선정안내

- 기존 참여교수 : 신청 후 선정 안내 이메일 발송
- 신규 참여교수 : 내부 평가 진행 후 최종 선정 안내 이메일 발송 예정.

2) 제출 항목 (기존 참여교수만)

① 인력배출 현황 작성

- MYIDEC > 참여교수 신청내역 > 2025년 참여교수 클릭
- 2025년도 2, 8월 졸업생의 취업현황을 제출 * 취업/진학 구분을 명확히 기재
전년도 졸업생 중 취업현황에 변동이 있으면 반드시 수정 **(IDEC 중요 실적자료로 활용되므로 졸업학위, 취업기관 등 정확한 기재를 부탁드립니다.)**

2025년 참여교수 신청					
신청기간	신규참여교수 평가	활동기간	결과보고 제출기간		
2025-02-03 ~ 2025-02-28	2025-02-17 ~ 2025-03-19	2025-02-19 ~ 2026-02-28	2025-12-01 ~ 2026-02-28		
신청 정보 상세		결과보고 제출			
신청 정보 상세		결과보고 제출			
2025년도 결과보고 (졸업/취업 현황) 제출					
▣ 인력배출 현황 (2025년 2월, 8월 졸업자)					
<ul style="list-style-type: none">지도 학생 중 졸업생이 있을 경우 학위,지도교수,졸업년월,취업기관,부서명을 기입하신후 [적용]버튼을 클릭해주십시오.졸업생이 없을 경우에도 [적용] 버튼을 클릭하셔야 합니다."졸업자구분" 항목 중 재직 중(직장인)은 학위 시작 전 취업한 학생을 말하며, 이외는 신입(일반)으로 선택해 주십시오.					
성명	졸업학위	지도교수	졸업년월	졸업자 구분 취업/진학 기관	취업/진학 구분 부서명

- 수행지침동의서 제출

참여교수신청		참여교수수행 지침 동의서	
참여교수		 <p>“한국 반도체산업의 경쟁력” IDEC에서 설계인력양성의 발판을 마련하겠습니다.</p>	
참여교수신청안내		<p>■ 참여교수신청</p> <p>참여교수성과1 성과::논문 성과::IP 성과::특허</p> <p>■ 참여교수수행 지침 동의서</p> <ul style="list-style-type: none">사업명 : 지능형반도체 전문인력양성 사업사업기간 : 2019년 3월 1일 ~ 2020년 2월 29일총괄 책임자 : 반도체설계교육센터 소장 박민철참여교수 : KAIST 교수 테스트본 수령자됨 등에서는 “반도체설계교육센터(이하 IDEC)” 참여교수 협약 체결을 대신한다.참여교수 선정 시 관련 법적 책임은 본인에게 있으므로, 아래 내용을 검토하여 승인하도록 한다.	
제9조(개인 정보 사용 동의) 참여교수는 “참여교수 지원 신청서”의 내용을 실적보고 등 필요에 따라 관계 기관에 제공됨에 동의한다.			
<input type="checkbox"/> 위의 모든 내용에 동의합니다.			
확인 취소			

② 성과 제출

- 해당기간 : 전년도 3월 1일~당해년도 2월 28일
- 해당기간의 성과를 IDEC 홈페이지 성과 제출 게시판에 업로드
- 제출 시기 : (참여교수 신청 기간 외에도) 수시 제출 가능
- 제출 방법
 - 참여교수성과 탭에서 해당 실적 게시판 클릭
 - 작성 완료후 수정사항이 있을시 수정가능

센터소개	교육 / 세미나	VOD서비스	MPW / CDC	EDA Tool	참여교수		알림마당	IDEC Library
					참여교수신청안내	참여교수신청		
센터비전	수강안내	서비스안내	MPW참여안내	EDA Tool소개	공지사항	신입생자료		
사업소개	연간교육일정	동영상강좌	MPW신청	EDA Tool신청안내	뉴스레터	질문/답변		
사업성과	수강신청	IDEC유튜브채널	희망공정신청	EDA Tool신청	보도자료	자료실		
UI	교육자료		CDC소개	EDA Tool설치가이드	갤러리	구인/구직		
조작·인력	개설희망강좌신청		CDC신청	ASIC설계실	국제학회일정			
악도	이수제안내		CDC영상					
IDEC캠퍼스	강당예약현황/신청		IP Library					
			Soket/Board					
			Package업체정보					
			테스트보드업체정보					

- 제출 내용 : 논문, 특허, IP, JICAS Citation
- IDEC 사사 논문은 참여교수 실적 점수로 인정되며, 추후 우수 기여상, 우수 연구상 선정시 반영

[제출 항목 및 배점 대상 구분표]

항목	분류	제출 내용	배점대상
논문	IDEC지원받았으며, IDEC 지원을 통한 결과물 및 사사문구 기재, 감사의 글에 지원 내용 표기 있음.	<ul style="list-style-type: none"> • 논문/저널명 풀네임으로 기입 • (Published된 경우) 출판일 기입 • IDEC 사사문구가 들어간 페이지번호 기입 • 논문 전체 첨부파일로 업로드 	O
	IDEC지원받았으나, IDEC 지원을 통한 결과물 및 사사문구 기재, 감사의 글에 지원 내용 표기가 없음.	<ul style="list-style-type: none"> • 논문/저널명 풀네임으로 기입 • (Published된 경우) 출판일 기입 	X
	IDEC지원받지않음	<ul style="list-style-type: none"> • 논문/저널명 풀네임으로 기입 • (Published된 경우) 출판일 기입 	X
특허	IDEC 지원	<ul style="list-style-type: none"> • 출원증이나 등록증 첫장만 업로드 	X
	IDEC 미지원		
P	IDEC 지원	<ul style="list-style-type: none"> • 등록기관과 등록내역이 함께 캡처된 파일 업로드 	X
	IDEC 미지원		

IDEC Manual(참여교수)

• 논문(입력 항목 화면)

The screenshot shows the IDEC participant professor submission page. At the top, there's a navigation bar with links for Center Introduction, Education/Seminars, VOD Services, MPW, EDA Tool, Participant Professor, Announcement Board, and IDEC Library. The main content area has a dark blue header with the text "성과: 논문" (Achievement: Paper) and "참여교수" (Participant Professor). Below this, there's a banner with the text "‘한국 반도체산업의 경쟁력’ IDEC에서 설계인력양성의 발판을 마련하겠습니다." (‘Competitiveness of the Korean Semiconductor Industry’ IDEC will provide a foundation for the development of design talent). To the right of the banner are two smiling people, one man and one woman, with green and blue bubbles around them. The main form area contains a table with the following data:

논문제목	Algorithm for Synthesis and Exploration of Clock Spines			등록일	2017.08.04 11:32
ID	tkim	작성자	대학(교)		
국외/국내	국외	SCI구분	B(SCI)		
학회/저널	학회	논문집명	ASP-DAC		
IDEC지원여부	IDEC지원-ACK없음	지원내역	EDA Tool		
상세내역	Synopsis				
주저자	김	공동저자	김		
발행일	2017-01-16	페이지(시작-끝)			

At the bottom left is a "DOWNLOAD" button with a PDF icon, and at the bottom center is the file name "Algorithm for Synthesis and Exploration of Clock Spines.pdf(131 Kb)".

• JICAS Citation

- 참여교수 실적에 등록한 논문 중 JICAS 내용을 인용한 논문 실적 인정
- 성과 : 논문 게시판에 논문 등록 및 인용 여부 선

The screenshot shows the JICAS Citation registration form. At the top, there's a header with the text "성과: 논문" (Achievement: Paper) and "Home | Participant Professor | JICAS: Paper". To the right is a decorative graphic of a computer monitor, a notepad, and a pencil. The form contains several dropdown menus and input fields:

국외/국내	국외	SCI구분	SCI
학회/저널	선택	논문집명	선택
IDEC지원여부	선택	지원내역	선택
상세내역			
지원 문구 기재 페이지			
JICAS Citation	선택	** JICAS 논문을 Reference 내 기재한 경우만 해당	
주저자	선택 선택 인용 O 인용 X	공동저자	
발행일		페이지(시작-끝)	
논문제목			
논문첨부	파일 선택	선택된 파일 없음	

At the bottom right are two buttons: "목록" (List) and "확인" (Confirm).

- IP(입력 항목 화면)

참여교수

성과::IP

홈 | 참여교수 | 참여교수성과 | **성과::IP**

“한국 반도체산업의 경쟁력”
IDEC에서 설계인력양성의 발판을 마련하겠습니다.



참여교수신청안내	IP Name Low drop out (LDO) regulator in FlexRay Communication			등록일 2016.10.18 11:39																										
참여교수신청	이름	학교명																												
참여교수성과↓	IP Code KU423H0796	등록기관	KIPPEX																											
성과::논문	거래수 1	등록일	2016-04-29																											
■ 성과::IP	IDEC지원여부 IDEC지원	지원내역	MPW																											
성과::특허	상세내역 매그나칩반도체/SK하이닉스 180nm																													
	Category Analog																													
DOWNLOAD  Low drop out %28LDO%29 regulator.docx(54 Kb)																														
KU423H0796 / Register IP Code : KU423H0796 IP 등록일 : 2016-04-29 승인일 : 2016-05-12 15:08:31 수정하기																														
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%;">IP Name</td> <td>Low drop out (LDO) regulator in FlexRay Communication</td> </tr> <tr> <td>IP Version</td> <td>1.0</td> </tr> <tr> <td>Category</td> <td>Analog & Mixed Signal > Amplifier/Filter/Bias Circuit > Voltage Reference</td> </tr> <tr> <td>Description</td> <td>The Designed IP is the Low drop out (LDO) in FlexRay communication. The designed IP can derive lower output voltages from a main supply or battery. This IP can be applied to variety of chips which is demanded using the various supply voltage.</td> </tr> <tr> <td>Feature</td> <td>- Low Dropout Voltage : 500mV - Output Current : 1.3mA - Wide range of supply voltage(2.8V~6V) and temperature(-40°C~80°C) - Adjustable Output</td> </tr> <tr> <td>Foundry</td> <td>Magnachip Semiconductor</td> </tr> <tr> <td>Technology</td> <td>0.18um ± ~ < 0.25um</td> </tr> <tr> <td>IP Type</td> <td>Hard IP</td> </tr> <tr> <td>Format</td> <td>Spice</td> </tr> <tr> <td>Silicon Verification Status</td> <td>개발 중</td> </tr> <tr> <td>적용되는 Chip의 Function</td> <td>LDO regulators are used to derive lower output voltages from a main supply or battery. They are widely used in power management IC, Voltage monitor etc.</td> </tr> <tr> <td>적용되는 Chip의 Application</td> <td>- Power management IC, Voltage monitor etc. - This IP can be applied to variety of chips which is demanded using the various supply voltage.</td> </tr> <tr> <td>Biz 범위</td> <td>• 흰 상자로 표기 가능 • 블루 상자로 표기 가능 • 주제별 신고 폴더 가능화</td> </tr> </table>					IP Name	Low drop out (LDO) regulator in FlexRay Communication	IP Version	1.0	Category	Analog & Mixed Signal > Amplifier/Filter/Bias Circuit > Voltage Reference	Description	The Designed IP is the Low drop out (LDO) in FlexRay communication. The designed IP can derive lower output voltages from a main supply or battery. This IP can be applied to variety of chips which is demanded using the various supply voltage.	Feature	- Low Dropout Voltage : 500mV - Output Current : 1.3mA - Wide range of supply voltage(2.8V~6V) and temperature(-40°C~80°C) - Adjustable Output	Foundry	Magnachip Semiconductor	Technology	0.18um ± ~ < 0.25um	IP Type	Hard IP	Format	Spice	Silicon Verification Status	개발 중	적용되는 Chip의 Function	LDO regulators are used to derive lower output voltages from a main supply or battery. They are widely used in power management IC, Voltage monitor etc.	적용되는 Chip의 Application	- Power management IC, Voltage monitor etc. - This IP can be applied to variety of chips which is demanded using the various supply voltage.	Biz 범위	• 흰 상자로 표기 가능 • 블루 상자로 표기 가능 • 주제별 신고 폴더 가능화
IP Name	Low drop out (LDO) regulator in FlexRay Communication																													
IP Version	1.0																													
Category	Analog & Mixed Signal > Amplifier/Filter/Bias Circuit > Voltage Reference																													
Description	The Designed IP is the Low drop out (LDO) in FlexRay communication. The designed IP can derive lower output voltages from a main supply or battery. This IP can be applied to variety of chips which is demanded using the various supply voltage.																													
Feature	- Low Dropout Voltage : 500mV - Output Current : 1.3mA - Wide range of supply voltage(2.8V~6V) and temperature(-40°C~80°C) - Adjustable Output																													
Foundry	Magnachip Semiconductor																													
Technology	0.18um ± ~ < 0.25um																													
IP Type	Hard IP																													
Format	Spice																													
Silicon Verification Status	개발 중																													
적용되는 Chip의 Function	LDO regulators are used to derive lower output voltages from a main supply or battery. They are widely used in power management IC, Voltage monitor etc.																													
적용되는 Chip의 Application	- Power management IC, Voltage monitor etc. - This IP can be applied to variety of chips which is demanded using the various supply voltage.																													
Biz 범위	• 흰 상자로 표기 가능 • 블루 상자로 표기 가능 • 주제별 신고 폴더 가능화																													

- 특허(입력 항목 화면)

참여교수

성과::특허

홈 | 참여교수 | 참여교수성과 | **성과::특허**

“한국 반도체산업의 경쟁력”
IDEC에서 설계인력양성의 발판을 마련하겠습니다.



참여교수신청안내	특허명 MULTI-REFERENCE CORRELATED DOUBLE SAMPLING DETECTION METHOD AND MICROBOLOMETER USING THE SAME			등록일 2016.10.24 19:12
참여교수신청	이름	학교명		
참여교수성과↓	국계/국내 국제	출원/등록	KAIST	
성과::논문	출원번호 CN-201610847293.6	등록일	출원	
성과::IP	IDEC지원여부 IDEC지원	지원내역	2016-10-24	
■ 성과::특허	상세내역 매그나칩반도체/SK하이닉스 350nm			
DOWNLOAD  P-13487-CN(OP2016-055) 출원서류 (1).pdf(1 M)				
기준의 열전 냉각기 및 기계적 서터를 제거할 수 있는 전기적 서터를 회로 동작률 통해 구현함으로써, 획기적으로 모듈 비용을 감소 시킬 뿐만 아니라, 넓은 동작 운도를 보장하며, 이를 자유롭게 조정할 수 있음.				
목록 쓰기 수정 삭제				

IDEC Manual(참여교수)

③ 신청내역 확인 및 수정

- 마이페이지 → 참여교수 신청내역에서는 지금까지 참여한 참여교수 신청 상세 내역을 확인 할 수 있으며 지도학생 수정 및 인력배출현황 기입 가능

The screenshot shows the IDEC MY IDEC interface. At the top, there's a navigation bar with links for '센터소개', '교육 / 세미나', 'VOD서비스', 'MPW / CDC', 'EDA Tool', '참여교수' (highlighted with a red box), '알림마당', and 'IDEC Library'. The top right corner has links for '로그아웃', 'MYIDEC' (highlighted with a red box), '회원정보', 'ENGLISH', and search functions. The main content area is titled '참여교수 신청내역' (Participant Application Record) with a sub-link '참여교수 신청내역'. On the left, there's a sidebar with links for '교육신청내역', 'SoC설계과목이수제', 'VOD신청내역' (highlighted with a red box), '참여교수 신청내역' (highlighted with a red box), and 'MPW신청내역'. The main table lists participant applications:

제목	활동기간	신청일자	상태
2025년 참여교수 신청	2025-02-19 ~ 2026-02-28	2025.02.03	결과보고 제출기간
2024년 참여교수 신청	2024-03-01 ~ 2025-02-16	2024.02.01	마감
2023년 참여교수 신청	2023-03-01 ~ 2024-02-29	2023.02.01	마감
2022년 참여교수 신청	2022-03-01 ~ 2023-02-28	2022.02.04	마감

- 참여교수 신청내역의 상세 페이지를 보면 실적산정기간 중 달성한 실적과 실적별 배점기준에 따라 부여한 점수가 보여지고 해당 점수를 클릭하면 상세 내역도 확인 가능

This screenshot shows the same IDEC MY IDEC interface as above, but with more detailed information visible. The sidebar now includes 'MPW신청내역', '희망공정신청내역', 'EDA Tool신청내역', 'CDC신청내역', '소켓/보드 주문내역', '참여교수 평가', 'MPW평가', '희망공정 평가', 'CDC평가', and '적립금/쿠폰내역'. The main table for the 2025 application is more detailed:

신청기간	신규참여교수 평가	활동기간	결과보고 제출기간
2025-02-03 ~ 2025-02-28	2025-02-17 ~ 2025-03-19	2025-02-19 ~ 2026-02-28	2025-12-01 ~ 2026-02-28

Below this, there are tabs for '신청정보상세' (selected) and '결과 보고 제출'. A section titled '참여교수 실적' contains two bullet points: '활동기간 동안의 실적을 확인할 수 있습니다.' and '점수를 클릭하시면 자세한 정보를 확인 할 수 있습니다.'.

MPW			희망공정			논문	강좌/세미나 개설
칩제작	신청	취소	칩제작	신청	취소		
1건 / 0점	1건 / 0점	0건 / 0점	1건 / 0점	0건 / 0점	0건 / 0점	2건 / 7점	단기:12시간, 트랙:시간 / 12점

At the bottom, there's a summary table for the [Congress 참여] 2025 IDEC Congress(2025.07.03) 참여:

기타 성과	건수(시간)	점수	등록일
[Congress 참여] 2025 IDEC Congress(2025.07.03) 참여	1	10	2025.09.04
		총계: 10	

※ 학회 및 저널 등급표

구분	등급	내용
학술 대회	A	ISSCC / Symposium & VLSI circuit and Technology(SOVC) / CICC
	B	DAC / ICCAD / ASSCC / IEEE RFIC Symposium / ESSCIRC
	C	ISCAS / ASP-DAC / COOLCHIPS / BIOCAS / EMBC / HOTCHIPS
	D	기타 국제 학회
저널	A	IEEE TCAS I / IEEE TCAS II/ IEEE JSSC / IEEE Transaction on Electron Devices/ IEEE Transaction On CAD / IEEE Transactions on Microwave Theory and Techniques (*또는 이에 준하는 저널)
	B	A등급외 관련분야 IEEE 저널(단, IEEE Transactions on Consumer Electronics는 제외) / ACM / SCI-E
	C	기타 국제 저널
	D	국내 저널

9. 우수 참여교수 선정

- 1) 5년 이상 활동한 참여교수 중, 최근 1년 동안 참여활동이 우수한 교수를 선정하여 시상
- 2) 선정 방법
 - ① 최종 산출된 실적 점수를 근거로 상위 점수자를 선정(최대 2~3명)
 - ② 해당 실적 : IDEC 참여 실적, 논문실적(IDEC 사사문구가 들어간 논문만 해당)
 - ③ 점수 산출 방법
 - IDEC 참여실적 점수와 논문실적 점수의 비율 = 2:1 적용
 - 위 비율 적용된 값의 총합계 산출
 - 선정 제외 대상 : 최근 2년간 수상자, 수상 대상자 중 불참자
 - ④ 참여교수 운영위원 검토 후 최종 선정
- 3) 시상 : IDEC Congress 개최 시 우수 기여상 시상 (연 1회, 6~7월)

10. 우수 연구교수 선정

1) 당해연도 참여교수 실적인정 논문을 바탕으로 상위 2 명 내외 선정

2) 선정 방법

- ① 최근 3년간 A급 학술대회 발표 및 A급 저널 논문 15편 이상(사사문구가 기입된 논문만 심사 대상으로 함.
- ② 최근 3년간 우수연구교수상 수상자 제외
- ③ 기준에 부합하는 대상자가 없을 경우, 그 해는 수여하지 않음.

* 참고_논문 실적 배점기준표

등급	배점	학회명
A급 학회논문	15	ISSCC, Symposium & VLSI circuit and Technology(SOVC) , CICC
B급 학회논문	7	DAC, ICCAD, ASSCC, IEEE RFIC Symposium, ESSCIRC
C급 학회논문	4	ISCAS, ASP-DAC, COOLCHIPS, BIOCAS, EMBC, HOTCHIPS
D급 학회논문	2	기타 국제학회
A급 저널논문	15	IEEE TCAS I, IEEE TCAS II, IEEE JSSC, IEEE Transaction on Electron Devices IEEE Transaction On CAD, IEEE Transactions on Microwave Theory and Techniques
B급 저널논문	7	A등급외 관련분야 IEEE 저널(단, IEEE Transactions on Consumer Electronics는 제외), ACM, SCI, SCI-E
C급 저널논문	4	기타 국제저널
D급 저널논문	2	국내저널

3) 시상 : IDEC Congress 개최 시 우수 연구상 시상 (연 1회, 6~7월)