

# Samsung Merge Guide

## Merge

본 문서는 IDEC 에서 진행하는 삼성 공정의 Merge 진행에 대한 내용을 포함하고 있습니다.  
관련된 내용은 보안이 유지되어야 하며 외부로 유출 시 법적인 문제가 발생할 수 있습니다.

# 목차

---

History.....	4
머지란?.....	5
작업환경 이해하기 .....	7
작업 순서.....	8
(1) ICC2 에서 레이아웃 추출하기 .....	9
DRC 점검.....	9
LVS 점검.....	9
Power Ground Connection Check .....	10
Filler 삽입 .....	11
gds 파일 추출.....	12
(2) GDS 파일을 Merge 계정으로 이동 .....	13
업로드 (설계 계정).....	13
GDS 다운로드 (merge 계정).....	14
(3) Memory GDS 파일 요청 .....	17
(4) Merge 하기 .....	19
작업환경 점검 (merge 계정) .....	19
Stream In.....	21
Layout 확인하기 .....	25
기본 단축키 (virtuoso) .....	27
(5) Calibre DRC (1 차).....	28
Calibre Setup.....	28
Calibre DRC.....	29
(6) OUTLINE 및 LOGO 추가.....	34
LOGO 만들기 .....	34

TOP CELL 만들기.....	36
라이브러리 생성.....	36
Cell 생성.....	38
인스턴스로 기존 디자인 가져 오기.....	39
(7) DRC 최종 점검.....	44
DB 제출 방법.....	45

# History

---

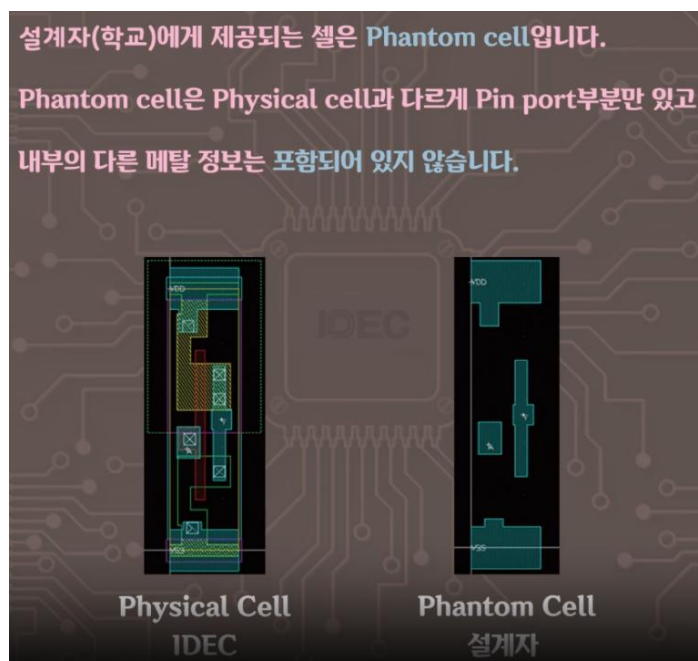
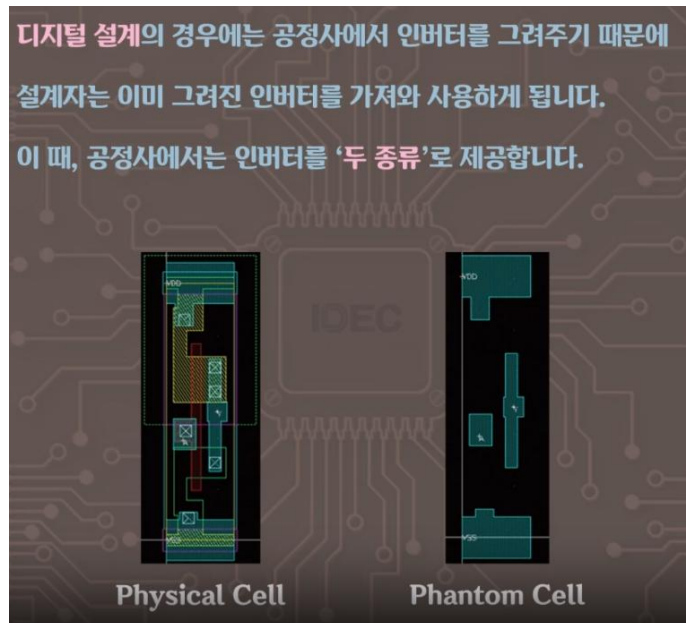
24.11.1 : ftp 업로드 서버 주소 변경 (SF028 : 211.107.221.122 / SF028:211.107.221.123)

25.06.1 : ftp 업로드 서버 주소 업데이트 (SB130:211.107.221.124)

25.11.12 : Mermory gds 요청 방법 업데이트 (SS028, SF028)

# 머지란?

- <https://www.idec.or.kr/webzine/2019/01/resources/images/sub/190108.mp4>



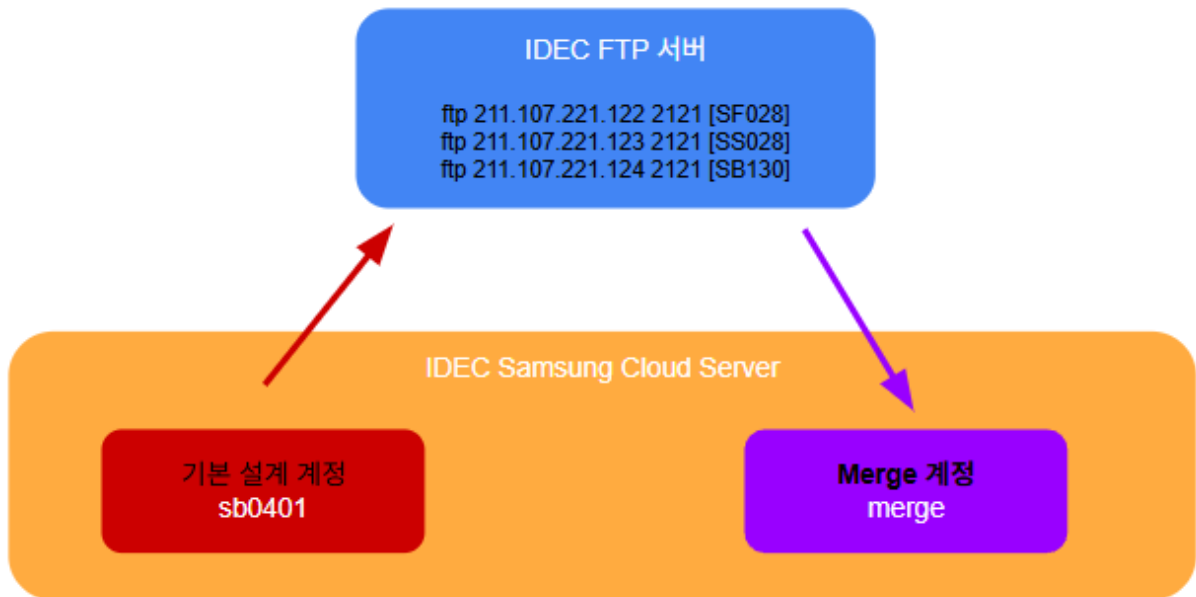
## Phantom Cell 을 별도로 제공하는 이유

- 툴을 가볍게 하여 속도를 향상 시키기 위해서
- Cell 내부 정보는 Auto PnR 과정에서 필요하지 않기 때문
- Standard Cell 은 기업 정보이므로 외부 공개를 제한 하기 때문



- 머지 작업을 하고 나면 이전에는 없었던 MOS 정보 등이 새롭게 추가 되므로 DRC 및 LVS 를 다시 한번 진행해야 합니다.
- 이러한 과정을 Sign Off DRC, Sign Off LVS 라고 표현하고 있으며 Siemens EDA 사의 Calibre 툴을 사용하여 진행합니다.

# 작업환경 이해하기



FTP 업로드 IP :

**211.107.221.122 (SF028) / 211.107.221.123 (SS028) / 211.107.221.124 (SB130)**

- 보안 이슈로 인해 파일이동을 ftp 서버에 업로드 후 다운로드 하는 방식으로 진행합니다.
- 동일한 서버에서 merge 계정으로 변경하여 진행합니다.
- merge 작업 진행 시 merge ID 로 다시 접속을 해야 합니다. (IP 는 그대로 사용)

ssh -X -p 59xx **ss0401**@211.107.221.001 (기존 사용 계정)

ssh -X -p 59xx **merge**@211.107.221.001 (Merge 계정)

**mpw 계정과 merge 계정은 동일 머신 입니다.**

동일 머신에서 데이터를 바로 옮기지 않고 FTP 를 통해서 이동 시키는 이유는 보안 이슈 때문에 그렇습니다.

merge 계정에 있는 데이터는 **backup 이 불가능**하며 설계자료를 가져갈 수 없습니다.

merge 계정이 초기 비밀번호는 idec1234%% 이며 설계자가 변경하셔야 합니다.

# 작업 순서

---

- (1) ICC2 에서 최종 레이아웃 파일 추출 (GDS)
- (2) Memory 를 사용한 경우 gds 파일 생성 요청하기
- (3) FTP 서버에 GDS 파일 업로드 및 merge 계정으로 다운로드
- (4) merge 계정에서 Cadence Virtuoso 툴을 실행 후 merge 진행
- (5) Siemens Calibre 툴을 실행하여 DRC 진행 (DRC 1 차)
- (6) DRC 에러 발생 시 수정
- (7) Outline 및 로고 추가
- (8) DRC 2 차 점검
- (9) GDS 파일 추출
- (10) DB 제출하기 (user\_db\_check)

# (1) ICC2 에서 레이아웃 추출하기

---

## DRC 점검

icc2\_shell > check\_routes

```
icc2_shell> check_routes
```

```
Verify Summary:
Total number of nets = 349, of which 0 are not extracted
Total number of open nets = 0, of which 0 are frozen
Total number of excluded ports = 0 ports of 0 unplaced cells connected
                                0 ports without pins of 0 cells
                                0 ports of 0 cover cells connected
Total number of DRCs = 0
Total number of antenna violations = 0
Total number of tie to rail violations = not checked
Total number of tie to rail directly violations = not checked

icc2_shell> █
```

## LVS 점검

icc2\_shell > check\_lvs

```
icc2_shell> check_lvs
```

```
=====
Maximum number of violations is set to 20
Abort checking when more than 20 violations are found
All violations might not be found.
=====
Total number of input nets is 349.
Total number of short violations is 20.
Total number of open nets is 2.
Open nets are vdd and gnd
Total number of floating route violations is 0.

Elapsed = 0:00:07, CPU = 0:00:07
1
icc2_shell> █
```

## Power Ground Connection Check

```
icc2_shell > check_pg_connectivity -check_pad_pins none
```

```
icc2_shell> check_pg_connectivity -check_pad_pins none
```

```
*****Verify net vdd connectivity*****  
Number of floating wires: 0  
Number of floating vias: 0  
Number of floating std cells: 0  
Number of floating hard macros: 0  
Number of floating I/O pads: 0  
Number of floating terminals: 0  
Number of floating hierarchical blocks: 0  
*****  
*****Verify net gnd connectivity*****  
Number of floating wires: 0  
Number of floating vias: 0  
Number of floating std cells: 0  
Number of floating hard macros: 0  
Number of floating I/O pads: 0  
Number of floating terminals: 0  
Number of floating hierarchical blocks: 0  
*****
```

# Filler 삽입

`create_stdcell_fillers -lib_cells $SH_FILLERS`

...	...0	...27468000	...00	...	...2	xofiller!FILL32_L_7TR_L130!x708000y27468000	...	...5
F...	F...	FILL8_L_...	Fi...	F...	F...	FILL32_L_7TR_L130.frame	F...	F...
...	...8	xofiller!FILL32_L_7TR_L130!x7012000y27444200				...	...0!x7140000y27444200	...9
F...	F...	FILL32_L_7TR_L130.frame				FILL16_L_7TR_L130.f...	F...	F...
...	...6	...27420400	...00	...	...5	xofiller!FILL64_L_7TR_L130!x708000y27420400	...	...
F...	F...	FILL8_L_...	Fi...	F...	F...	FILL64_L_7TR_L130.frame	F...	F...
...	...4	xofiller!FILL32_L_7TR_L130!x7012000y27396600				...	...0!x7140000y27396600	...2
F...	F...	FILL32_L_7TR_L130.frame				FILL16_L_7TR_L130.f...	F...	F...
...	...2	...27372800	...00	...	...8	xofiller!FILL64_L_7TR_L130!x708000y27372800	...	...
F...	F...	FILL8_L_...	Fi...	F...	F...	FILL64_L_7TR_L130.frame	F...	F...
...	...0	xofiller!FILL32_L_7TR_L130!x7012000y27349000				...	...0!x7140000y27349000	...5
F...	F...	FILL32_L_7TR_L130.frame				FILL16_L_7TR_L130.f...	F...	F...

## gds 파일 추출

```
icc2_shell > write_gds -hierarchy all -long_names icc2_filler.gds
```

```
icc2_shell> write_gds -hierarchy all -long_name icc2_filler.gds
```

```
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RCELL4' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_CNIVX  
9_P16' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_CNIVX  
4_P16' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_TOLX5  
' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0IDV_LL_CNI  
VX74_P10' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_CNBFX  
12_P16' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P64' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P32' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P4' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P16' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P8' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RPF0P2' is not available. (GDS-034)  
Warning: The user specified view 'layout' for lib-cell 'C8T28S0I_LL_FILLE  
RCELL1' is not available. (GDS-034)  
1  
icc2_shell>
```

## (2) GDS 파일을 Merge 계정으로 이동

### 업로드 (설계 계정)

생성된 최종 gds 는 IDEC FTP 로 업로드

SF28 : 211.107.221.122 (2121) / SS28 : 211.107.221.13 (2121)

(DB\_auto\_verification 폴더) (ftp 업로드 명령어 : put)

(아래는 sb130 기준 예시 이미지 입니다)

```
[sb0401@mpw-sb04:/home1/sb0401] ftp 192.168.0.100 2121
Connected to 192.168.0.100 (192.168.0.100).
220 (vsFTPd 3.0.3)
Name (192.168.0.100:sb0401): sb1302401_04
331 Please specify the password.
Password:
230 Login successful.
Remote system type is UNIX.
Using binary mode to transfer files.
ftp> ls
227 Entering Passive Mode (192,168,0,100,195,161).
150 Here comes the directory listing.
drwxr-xr-x  2 1019    1019    4096 Aug 22 00:05 Backup
drwx--rwx  2 1019    1019    4096 Oct 31 00:14 DB_auto_verification
drwxr-xr-x  2 1019    1019    4096 Oct 30 04:21 test
226 Directory send OK.
ftp> cd DB_auto_verification
250 Directory successfully changed.
ftp> put phantom_std.gds
local: phantom_std.gds remote: phantom_std.gds
227 Entering Passive Mode (192,168,0,100,195,153).
150 Ok to send data.
226 Transfer complete.
1419690 bytes sent in 0.00701 secs (202668.10 Kbytes/sec)
ftp> ls
227 Entering Passive Mode (192,168,0,100,195,96).
150 Here comes the directory listing.
-rw-r--r--  1 1019    1019    1395314 Oct 31 00:14 CDS_log
-rw-r--r--  1 1019    1019    1419690 Oct 31 00:29 phantom_std.gds
226 Directory send OK.
ftp>
```

id 와 pw 는 교수님 ID 로 idec 홈페이지에 로그인 하시면 DB 제출 페이지에 있는 설계 기본 파일 업로드 정보와 동일합니다.

#### Merge 데이터 업로드(FTP 정보)

- 접속HOST : 211.107.221.123
- PORT : 2121
- FTP ID : ss282502\_07
- FTP Password : ██████████

## GDS 다운로드 (merge 계정)

본인 자리의 PC 에서 ssh 접속 (클라우드서버에서 접속하는 것이 아닙니다)

새로운 터미널에서 merge 계정으로 다시 접속 해야 합니다. (IP 주소는 같고 ID 는 merge)

ssh -X -p 59xx [merge@211.107.221.xxx](mailto:merge@211.107.221.xxx)

```
[merge@mpw-sb04:/home/merge] ls
./          .bashrc    .cgidrcdb  .cshrc     .libmgr    .rvesnpsdb SB130_Merge/
../         .cdsenv/   .cgilvsdb  .history   .libsel    .viminfo   submit_idec/
.bash_logout .cdsenv    .cgipexdb  .kshrc     .mozilla/  CADENCE_ENV/
.bash_profile .cdsinit   .cgirvedb  .kshrc.rpmnew .rvedb     CSHRC@
[merge@mpw-sb04:/home/merge] firefox
```

merge 계정에 접속한 터미널에서 firefox 실행 후 주소창에 ftp 주소 입력





















[SS28]










[SF28]

본인 FTP ID 로 이동

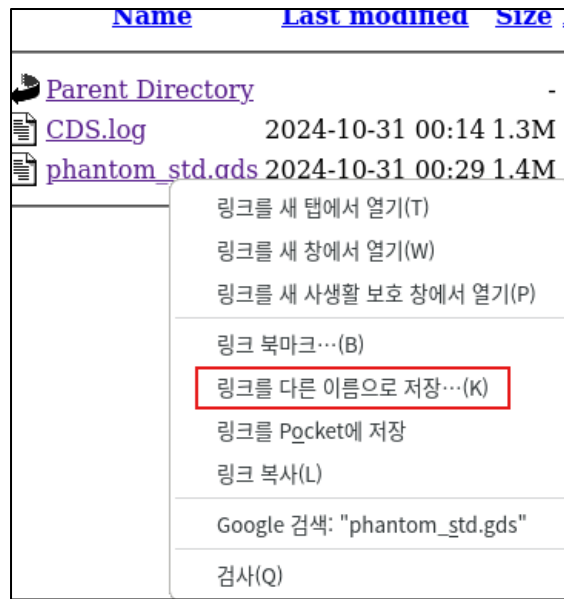
Index of /sb1302401			
<u>Name</u>	<u>Last modified</u>	<u>Size</u>	<u>Description</u>
 <a href="#">Parent Directory</a>		-	
 <a href="#">sb1302401_01/</a>	2024-08-30 06:17	-	
 <a href="#">sb1302401_02/</a>	2024-08-30 06:17	-	
 <a href="#">sb1302401_03/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_04/</a>	2024-10-30 04:21	-	
 <a href="#">sb1302401_05/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_06/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_07/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_08/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_09/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_10/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_11/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_12/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_13/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_14/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_15/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_16/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_17/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_18/</a>	2024-08-30 06:16	-	
 <a href="#">sb1302401_19/</a>	2024-08-30 06:16	-	

gds 파일을 업로드 한 DB\_auto\_verification 폴더로 이동

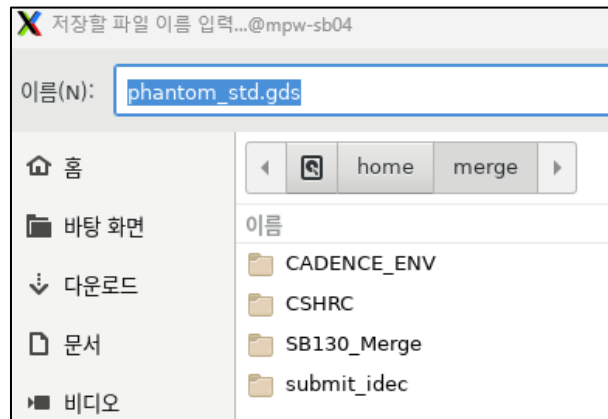
Index of /sb
<u>Name</u>
 <a href="#">Parent Directory</a>
 <a href="#">Backup/</a>
 <a href="#">DB_auto_verification/</a>
 <a href="#">test/</a>

<u>Name</u>
 <a href="#">Parent Directory</a>
 <a href="#">CDS.log</a>
 <a href="#">phantom_std.gds</a>

- 디자인 gds 와 설계 파일 다운로드



마우스 우클릭 후 다른이름으로 저장.



원하는 폴더 경로를 지정

```
[merge@mpw-sb04:/home/merge] ls
./          .bashrc    .cgidrcdb .cshrc     .libmgr    .rvesnpsdb SB130 Merge/
../        [redacted]  .cgilvsdb .history   .libsel    .viminfo   phantom_std.gds
.bash_logout .cdsenv    .cgipexdb .kshrc     .mozilla/  CADENCE_ENV/ submit_idec/
.bash_profile .cdsinit   .cgirvedb .kshrc.rpmnew .rvedb     CSHRC@
```

다운로드 확인

### (3) Memory GDS 파일 요청

Memory 를 사용한 경우 gds 파일을 IDEC 연구원에게 요청해야 합니다.

(메모리를 사용하지 않은 경우 SKIP 하시면 됩니다.)

SS028 공정과 SF028 공정의 메모리 요청 방식이 조금 다릅니다.

#### (1) SS028

ㄱ) 아래 위치에 있는 파일을 참고하여 메모리를 생성합니다.

`/SS28_dk/pdk_digital_2024/mc/batch_script/s28_memory_make.pdf`

정상적으로 생성이 완료 되면 spec 폴더에 spec 파일이 생성됩니다.

```
[root@data spec_dir]# ls
cmos28lpp_ra1_hd_8192x32m8.spec
```

ㄴ) Spec 파일을 IDEC FTP 서버에 업로드 합니다.

- 설계 gds 파일을 업로드하는 ftp 서버에 동일하게 업로드 하시면 됩니다.
- **211.107.221.122 (SF028) / 211.107.221.123 (SS028)**

```
ftp> ls
227 Entering Passive Mode (211,107,221,123,195,91).
150 Here comes the directory listing.
drwx---rwx  2 1183  1183      4096 Jul 12  2024 DB_auto_verification
226 Directory send OK.
ftp> mkdir spec
257 "/spec" created
ftp> ls
227 Entering Passive Mode (211,107,221,123,195,135).
150 Here comes the directory listing.
drwx---rwx  2 1183  1183      4096 Jul 12  2024 DB_auto_verification
drwxr-xr-x  2 1183  1183      4096 Nov 12 04:32 spec
226 Directory send OK.
ftp> cd spec
250 Directory successfully changed.
ftp> put cmoslpp32x128.spec
local: cmoslpp32x128.spec remote: cmoslpp32x128.spec
227 Entering Passive Mode (211,107,221,123,195,94).
150 Ok to send data.
226 Transfer complete.
ftp> ls
227 Entering Passive Mode (211,107,221,123,195,137).
150 Here comes the directory listing.
-rw-r--r--  1 1183  1183           0 Nov 12 04:32 cmoslpp32x128.spec
226 Directory send OK.
ftp>
```

ㄷ) 업로드 완료 후 담당 연구원에게 memory gds 파일 요청 메일을 발송합니다.

- 메일을 발송 후 2~3 일 후 gds 가 생성됩니다.
- 생성된 gds 파일 위치는 연구원이 메일로 회신 드립니다.

(2) SF028

- SF028 공정은 spec 파일이 생성되지 않으므로 아래와 같이 메모리 정보를 담당 연구원에게 메일로 요청하시면 됩니다.
- 생성된 gds 파일 위치는 연구원이 메일로 회신 드립니다.

### **1. batchfile list**

ln28fds\_mc\_ra1\_hdr\_rvt\_2048x64m4b1c1

### **2. pvt list**

ffp\_sigcmin\_1p100v\_1p100v\_1p100v\_1p100v\_0p000v\_m40c

ssp\_sigcmax\_0p900v\_0p900v\_0p900v\_0p900v\_0p000v\_125c

tt\_nominal\_1p000v\_1p000v\_1p000v\_1p000v\_0p000v\_25c

## (4) Merge 하기

---

### 작업환경 점검 (merge 계정)

본인 자리의 PC 에서 ssh 접속 (클라우드서버에서 접속하는 것이 아닙니다)

merge 계정으로 접속

```
ssh -X -p 59xx merge@211.107.221.xxx
```

**merge 계정으로 접속 하면 SS28\_Merge 또는 SF28\_Merge 폴더를 확인 할 수 있습니다.**

(폴더가 보이지 않는 경우 또는 폴더 내 파일이 없는 경우 시스템 담당자에게 문의해 주세요. mks@idec.or.kr)

```
merge@mpw-ss02 ~]$ ls
/          .bashrc    .cgilvsdb  .emacs     .mozilla/  CSHRC@
./         .cache/    .cgipexdb  .gnome2/   .pulse-cookie  SS28_Merge/
Xauthority .cdsenv    .cgirvedb  .kshrc     .rhosts@    submit_idec/
bash_logout .cdsinit   .cshrc     .libmgr    .rvedb
bash_profile .cgidrcdb .dbus/     .libsel    .rvesnpsdb
```

해당 폴더는 관리자 권한으로 마운트 된 것이므로 쓰기 권한이 없습니다.

사용의 편의를 위해 **아래와 같이 복사 하여 사용합니다.**

```
> cd (기본 폴더로 이동)
```

```
> cp -rf SS28_Merge/CADENCE_ENV ./
```

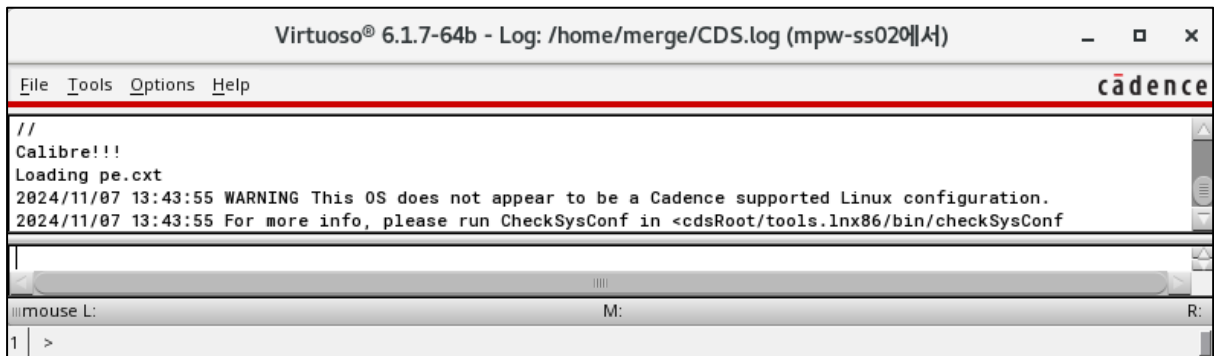
/home/merge/CADENCE\_ENV 폴더 내용을 보면 아래와 같습니다.

```
[merge@mpw-ss02: /home/merge/CADENCE_Env] ls
./          .sourceme_lvs.cshrc.swp          LNR28LPP_CalibreLVS_S00-V1.4.6.1/  edu_write_data.gds.gz
../         CDS_S00-V1.4.6.1/                calview.cellmap                    opus_calibre2019_lvs.cshrc*
./cadence/  DRC/                              cds.lib                             opus_calibre2023_drc.cshrc*
./cdsenv    Digital_LVS/                      cmos28lp_tech.layermap            sourceme.drc*
./cdsinit   LNR28LPP_CalibreDRC_S00-V1.4.7.0/ display.drf                         sourceme.lvs*
```

머지 작업은 앞으로 위 경로에서 진행하시면 됩니다.

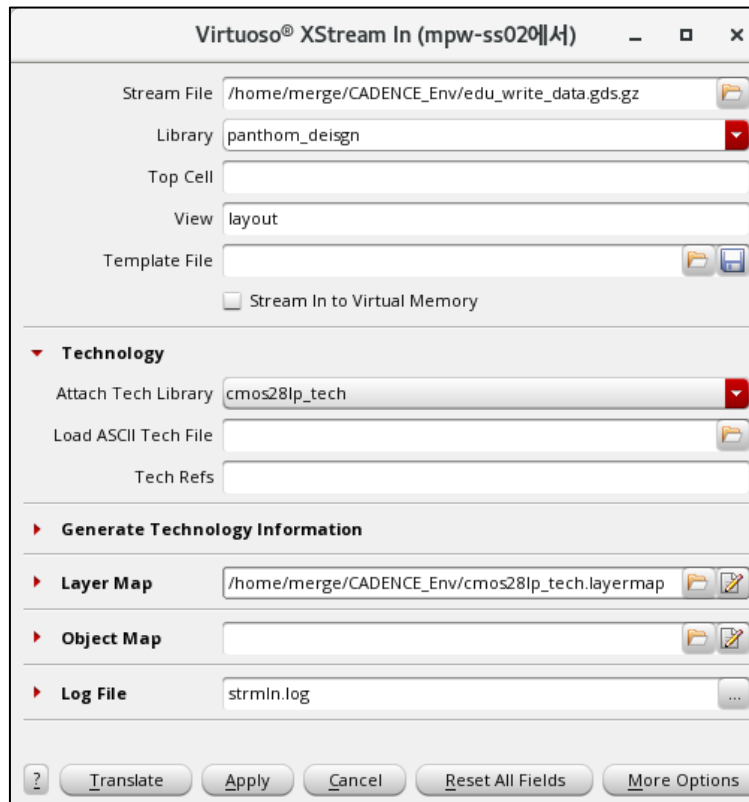
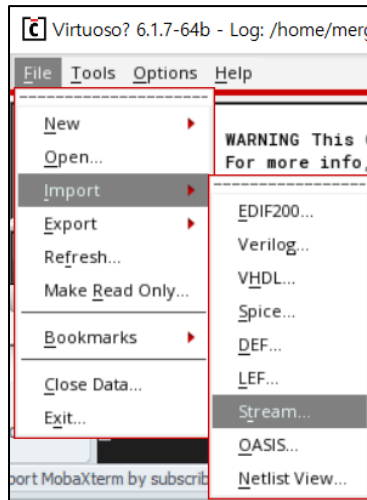
툴 실행하기

```
[merge@mpw-ss02: /home/merge/CADENCE_Env] csh
[merge@mpw-ss02: ~/CADENCE_Env] $ source opus_calibre2023_drc.cshrc
[merge@mpw-ss02: ~/CADENCE_Env] $ source sourceme.drc
[merge@mpw-ss02: ~/CADENCE_Env] $ virtuoso &
```



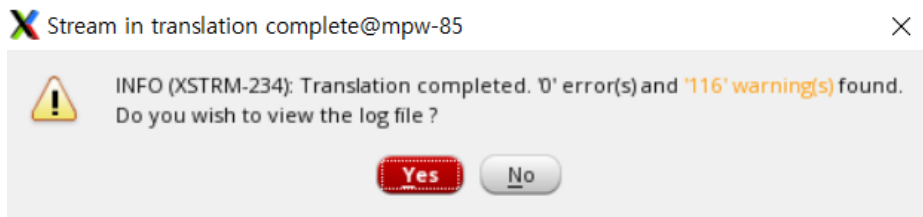
# Stream In

file – import- Stream IN

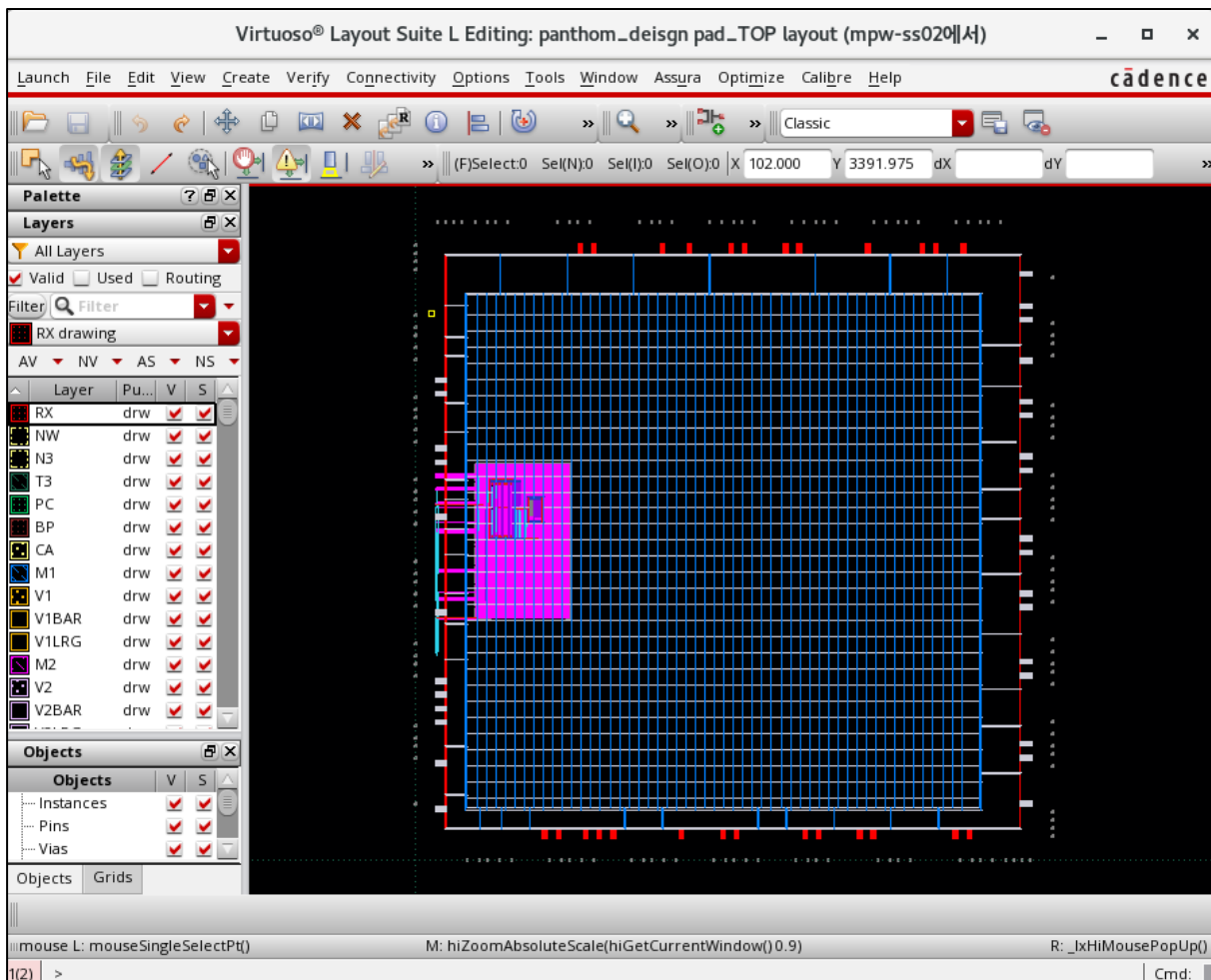


(Stream File : 다운로드 받은 본인 디자인의 gds 를 기입합니다.)

- (1) Stream File : ICC2 에서 추출한 gds 파일
- (2) Library : 폴더명으로 임의의 이름으로 지정하시면 됩니다.
- (3) Technology : cmos28lp\_Tech 선택
- (4) Layer map : layermap 파일 지정
- (5) Apply



에러가 없는지 확인 후 No 클릭 (로그를 볼 것인지 물어 보는 것입니다)



**“Stream In 창을 닫지 않고 Stream File 항목만 변경한 뒤 Apply 를 진행합니다.”**

사용한 라이브러리를 확인하여 모두 Stream In 을 하셔야 합니다.

한번에 gds 파일 하나씩 진행하세요.

GDS 파일은 SS28\_Merge 폴더에 있습니다.

해당 폴더는 설계계정에는 없으나 merge 계정에서는 확인 가능합니다

사용한 라이브러리 path 를 확인하여 gds 파일을 stream in 하시면 됩니다.

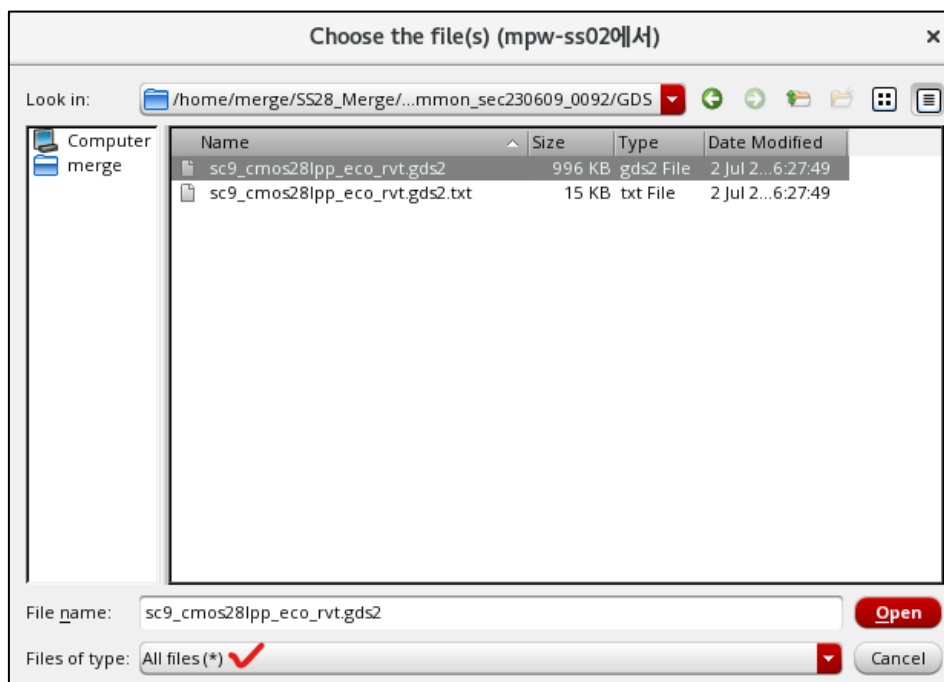
(1) SS28\_2402 회차 기준으로 이전 DK 를 사용한 팀은 아래 폴더에 있는 Pyshical gds 를 사용하시면 됩니다.

`/home/merge/SS28_Merge/PDK/gds`

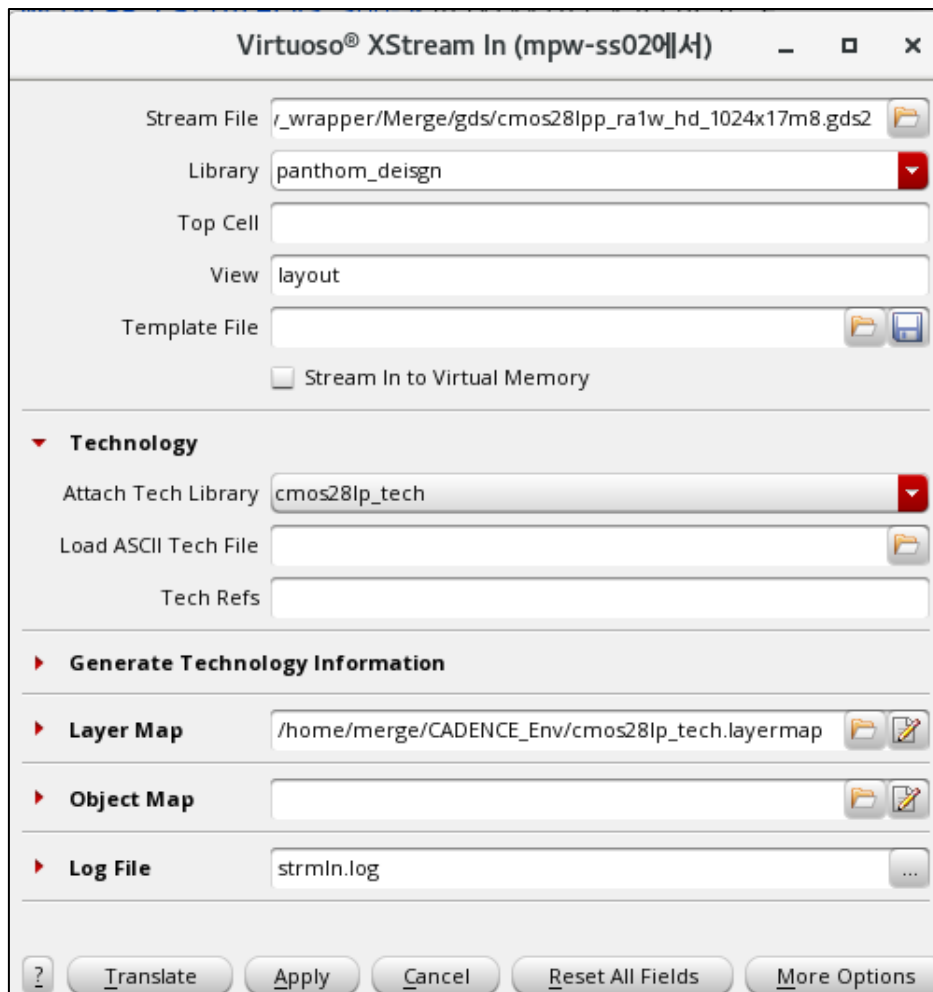
(2) 업데이트된 DK 를 사용한 팀은 `/home/merge/SS28_Merge/pdk_digital_2024` 폴더에서 본인이 사용한 라이브러리 폴더로 이동 후 BE\_Common 폴더로 가면 gds 파일과 cdl 파일을 확인 할 수 있습니다.

( 예: Standard Cell base\_rvt gds 파일 위치)

```
[merge@mpw-ss02: /home/merge/SS28_Merge/pdk_digital_BE_2024/sc/9t/ln
28lpp_sc_9t_base_rvt_c130_V1.06/BE-Common_sec230609_0087/GDS] ls
./
../
sc9_cmos28lpp_base_rvt.gds2*
sc9_cmos28lpp_base_rvt.gds2.txt*
sc9_cmos28lpp_base_rvt_c34.gds2*
sc9_cmos28lpp_base_rvt_c34.gds2.txt*
```



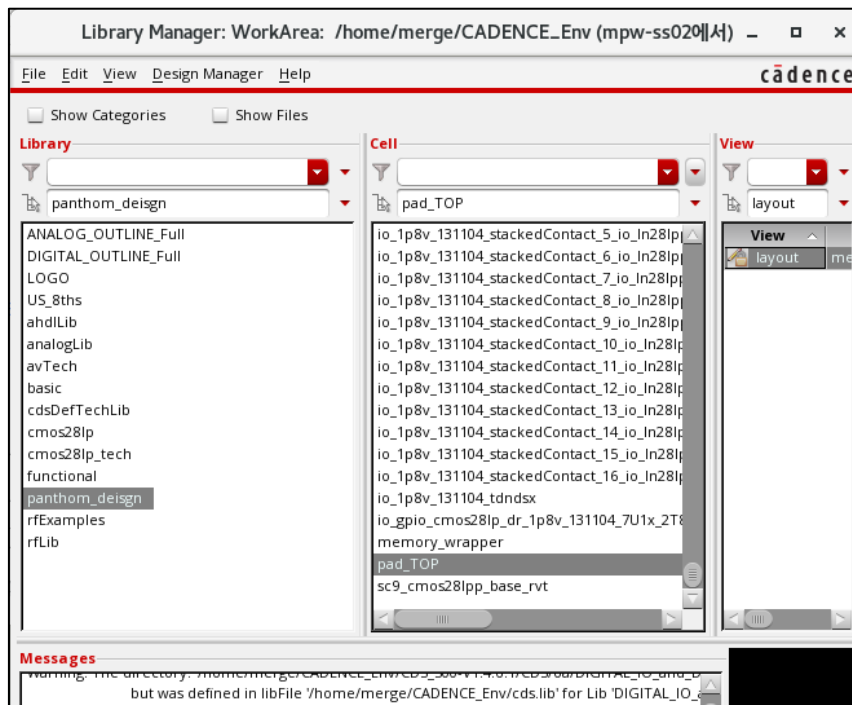
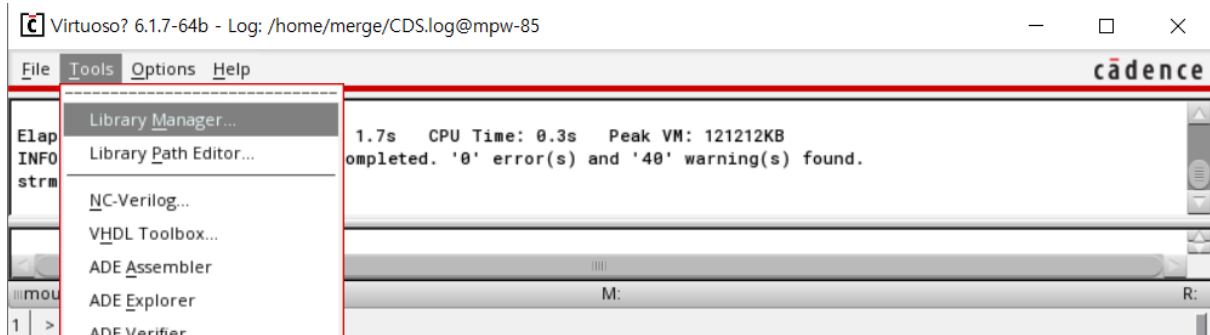
메모리를 사용한 경우 gds 파일을 추가로 stream In 합니다.



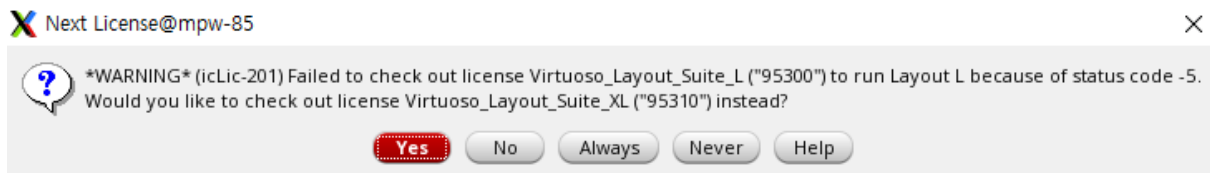
IO, STD, Memory 등 사용된 Phantom Cell 에 대한 gds 를 모두 stream in 합니다.

# Layout 확인하기

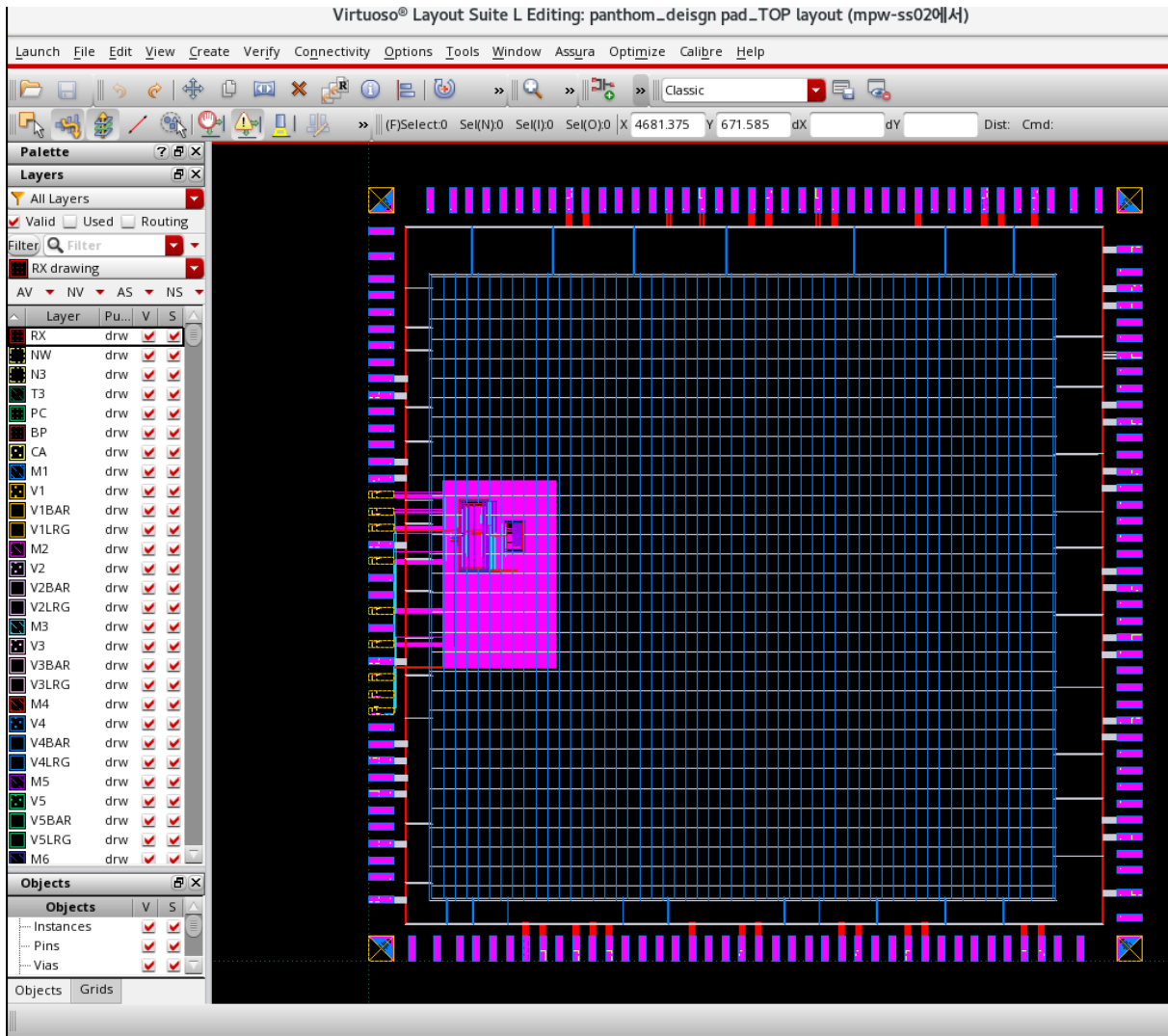
## Tools – Library Manager



설계자의 Top Module Cell 을 찾아서 view – layout 더블클릭

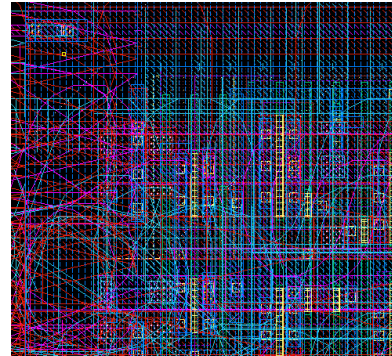
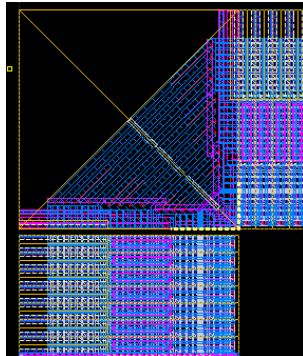
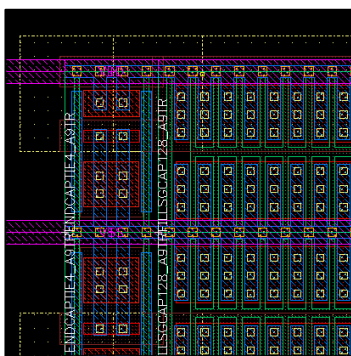


(상위 라이선스로 대신 진행할 것인지 묻는 것이므로 yes 로 진행)



merge 가 완료 되었다면 standard Cell, IO, Memory 내부 패턴을 확인 할 수 있습니다.

(단축키 z 로 확대 )



## 기본 단축키 (virtuoso)

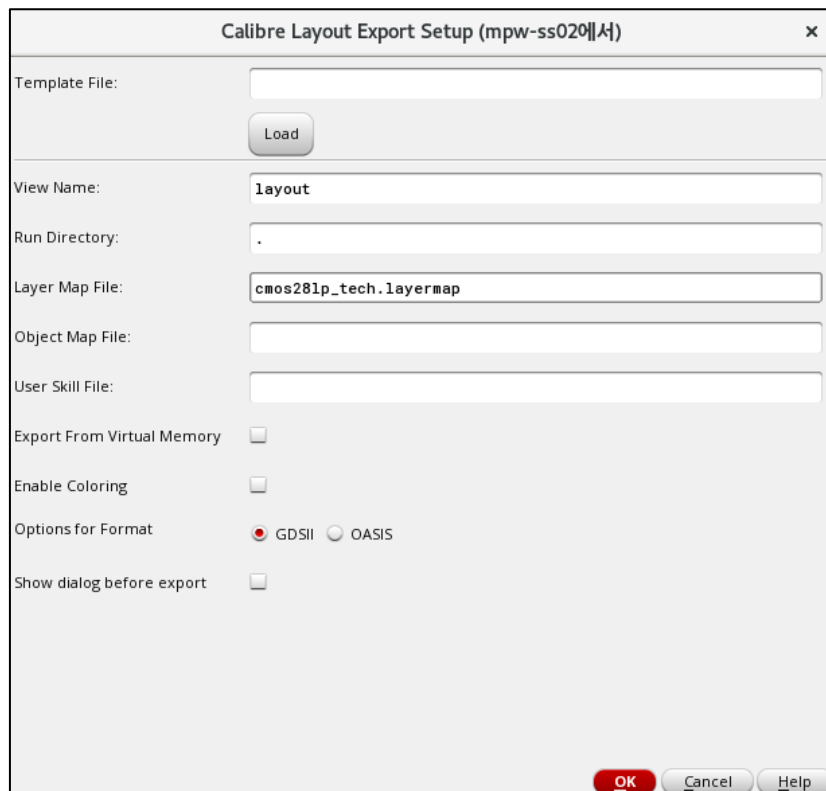
- > z : 줌 (마우스로 범위 지정)
- > f : Full Screen
- > **shift + f** : 인스턴스 모듈의 내부 레이아웃 보기
- > ctrl + f : 인스턴스 내부 레이아웃 숨기기
- > i : 인스턴스 모듈 추가 하기
- > k : ruller
- > e : grid controll
- > delete : 삭제
- > u : undo
- > m : move
- > c : copy

# (5) Calibre DRC (1 차)

## Calibre Setup

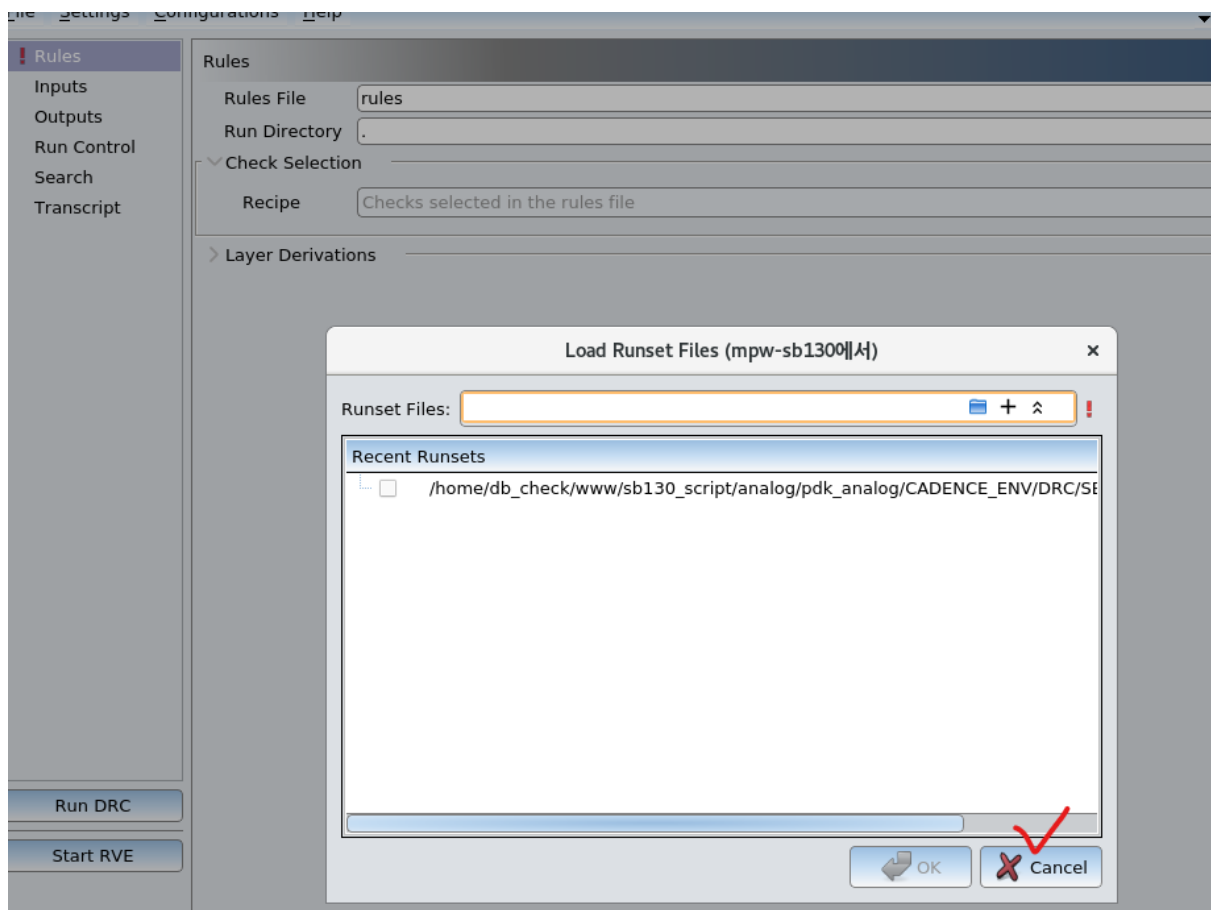
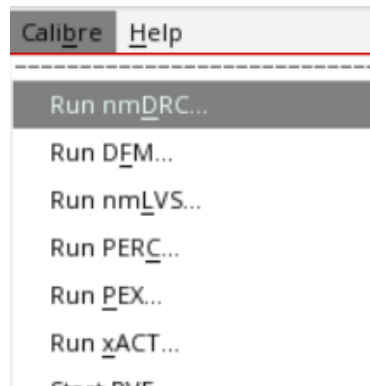


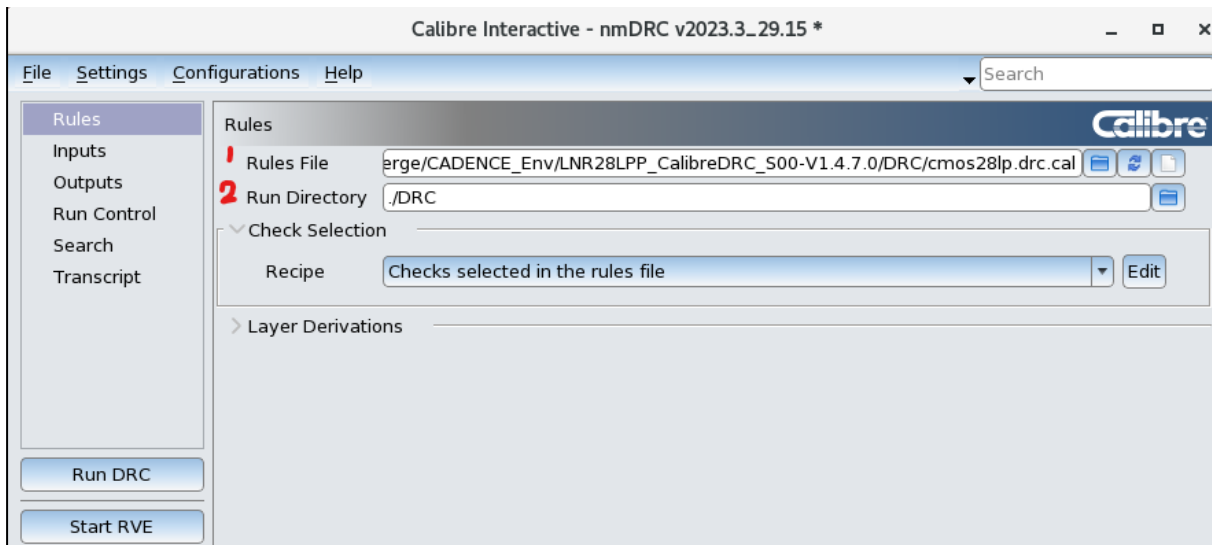
### Calibre – Setup – Layout Export



# Calibre DRC

Calibre – Run nmDRC



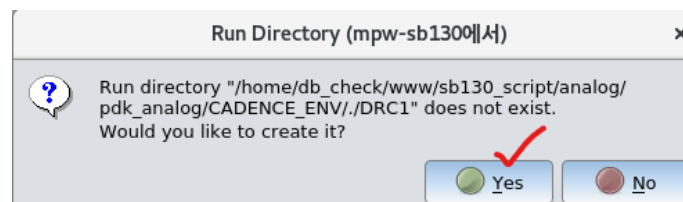


## DRC Rules File

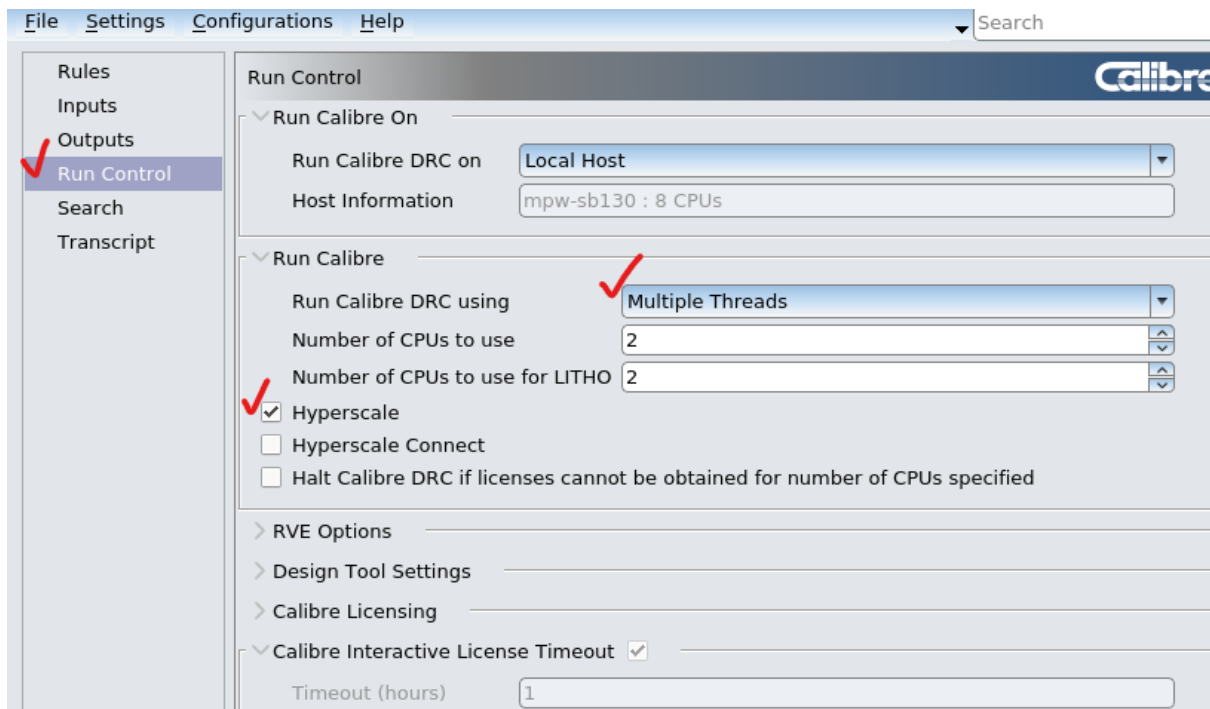
~/CADENCE\_ENV/LNR28LPP\_CalibreDRC\_S00-V1.4.7/DRC/cmos28lp.drc.cal

## DRC Run Directory (결과파일이 저장되는 폴더 임의 지정)

/home/merge/CADENCE\_ENV/DRC



폴더를 생성한 뒤에 저장할 것인지 묻는 것이므로 yes 클릭



(선택 사항)

Run Control

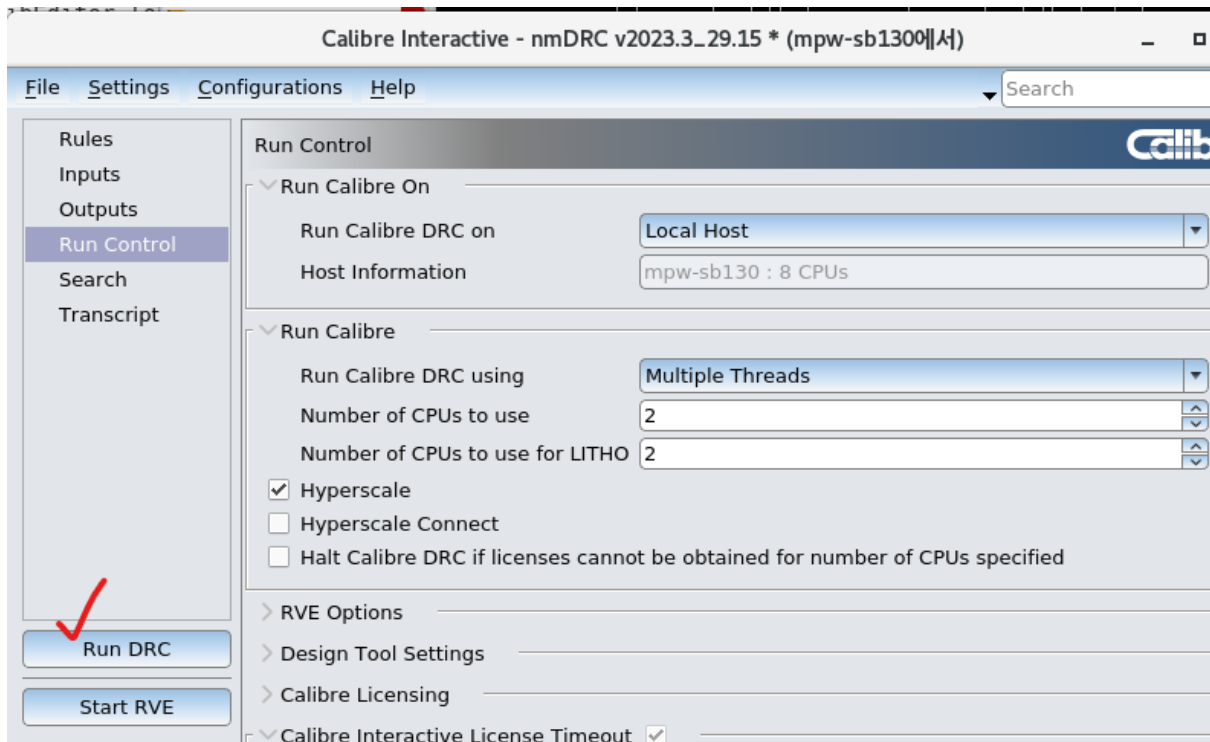
Run Calibre : Multi-Threaded    Hyperscale

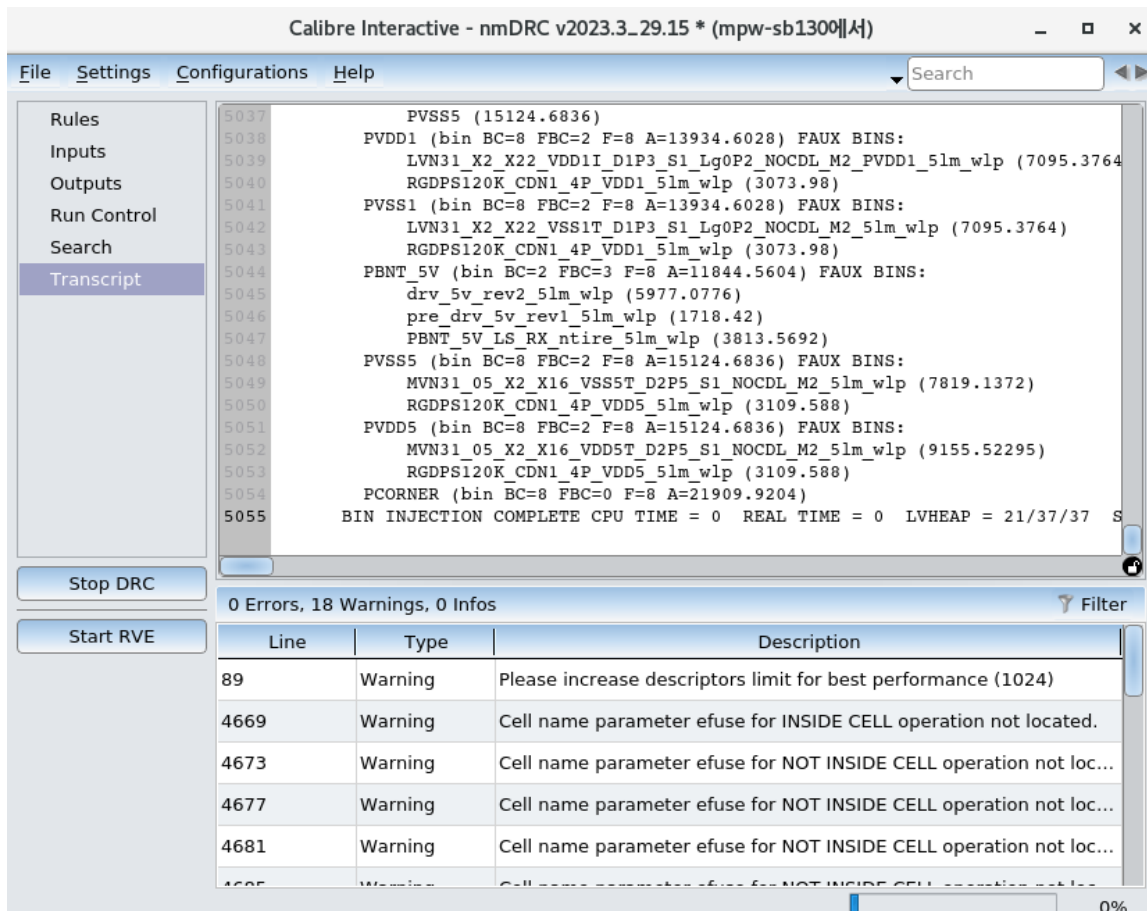
DRC 속도 향상을 위한 셋업 입니다.

다른 작업과 동시에 진행 시 다른 툴 또는 Calibre 속도가 저하 될 수 있습니다.

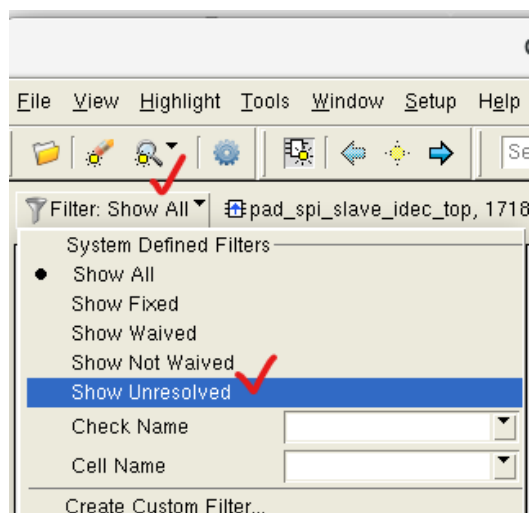
라이선스 수량이 부족해 질 수 있습니다.

## Run DRC 클릭





Filter : Show Unresolves



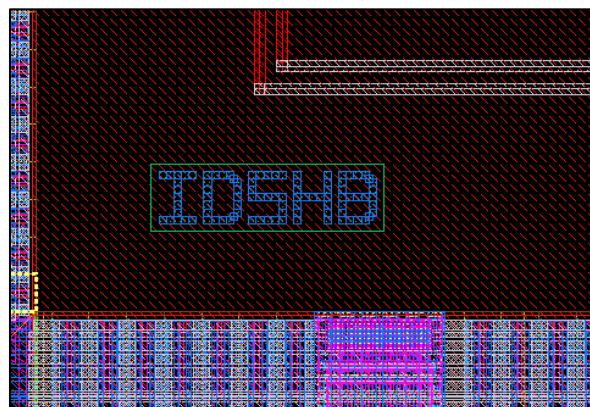
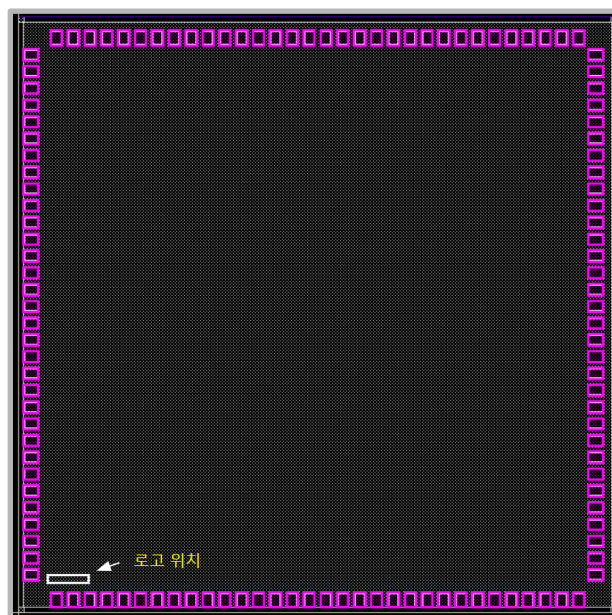
에러 내역 확인 후 min space 등이 있다면 수정해야 합니다.

## (6) OUTLINE 및 LOGO 추가

---

### LOGO 만들기

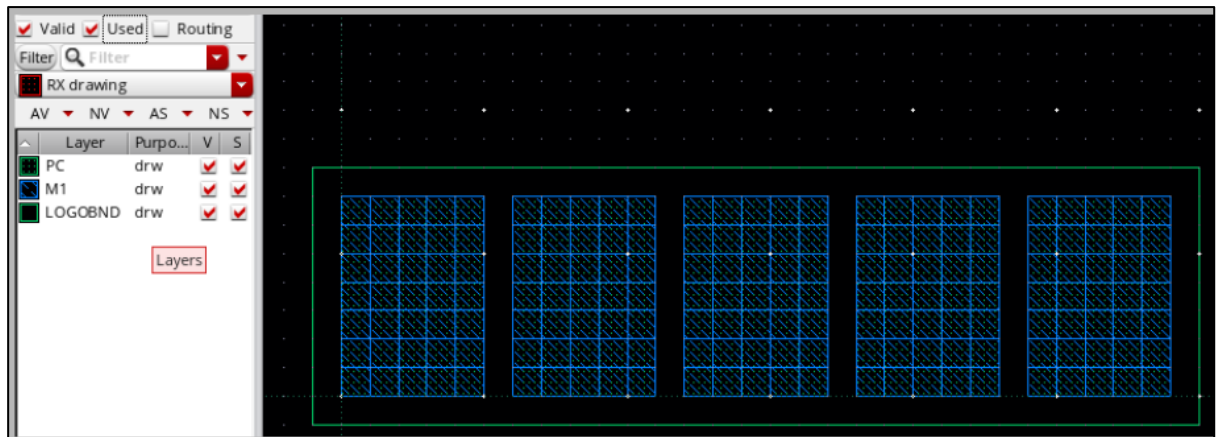
1. 로고는 모든 팀이 반드시 삽입해야 합니다.
2. 로고는 IDEC 홈페이지에서 확인 후 정확하게 생성해야 합니다.  
(MYIDEC->MPW 신청내역->공정선택->신청 정보 상세)
3. 모든 로고는 LOGOBOND 가 감싸고 있어야 합니다.  
(SB130-DMM5PR / SF28-LOGOBOND / SS28-LOGOBOND)



SS28 공정은 LOGO 를 PC, M1 을 겹쳐서 그리고 LOGOBND 레이어로 감싸야 합니다.

**LOGO : PC, M1**

**LOGOBOND : LOGOBND**



LOGO 예제 :

`/SS28_dk/pdk_analog/CADECE_ENV/LOGO_1um_grid.gds`

`/SS28_Merge/PDK/gds/LOGO_1um_grid.gds`

위 GDS 파일을 Stream In 하여 할당 받은 LOGO 명으로 제작하면 됩니다.

(Grid 가 큰 것을 사용하면 칩 제작 후 육안으로 확인 가능합니다)

# TOP CELL 만들기

최종 제출 할 이름으로 Cell 을 생성 합니다.

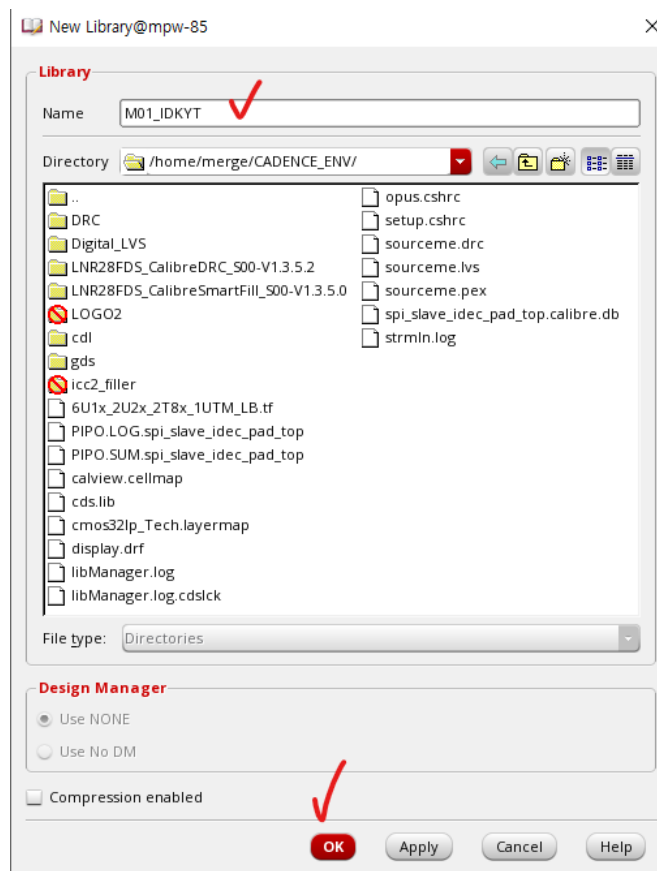
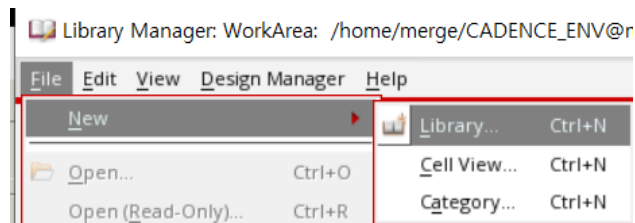
아래와 같은 형식으로 Top Cell 이름이 사전에 지정 되어 있습니다.

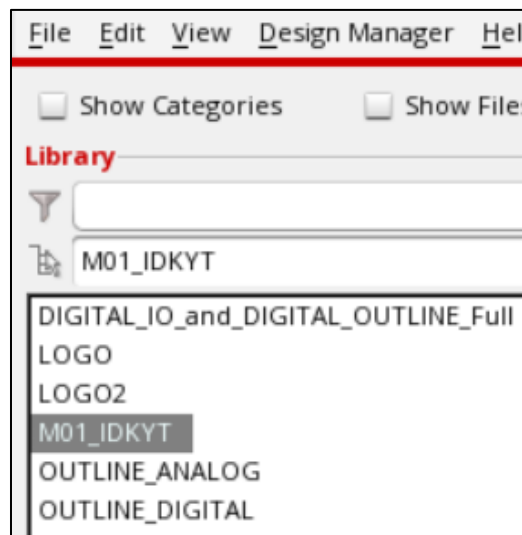
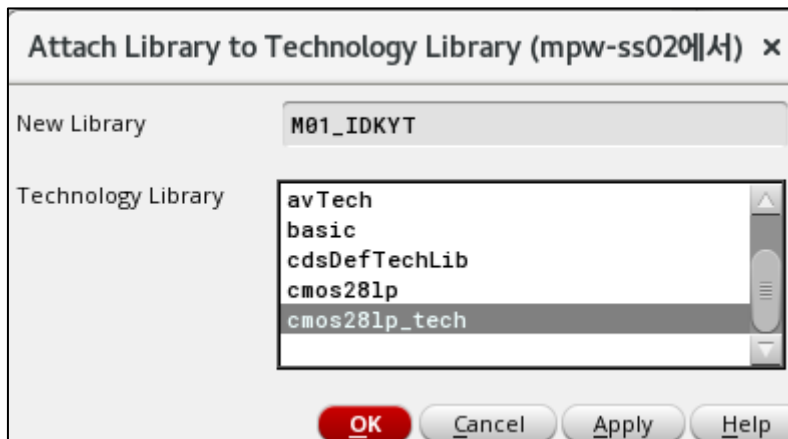
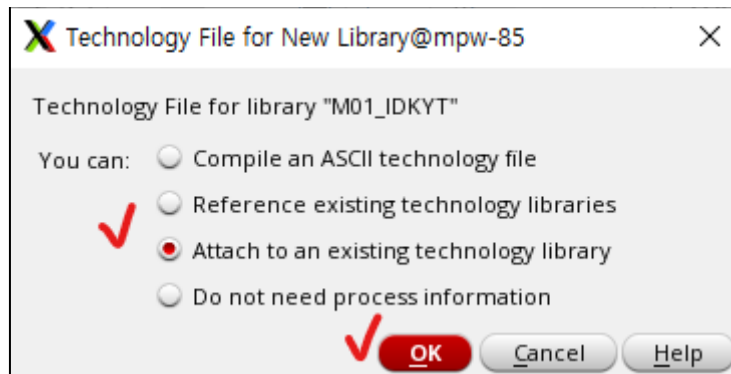
이메일 안내 또는 IDEC 홈페이지에서 확인하시기 바랍니다. 예) M01\_IDKYT

IDEC 홈페이지(교수 ID) → MYIDEC -> MPW 신청내역 -> 신청정보상세

## 라이브러리 생성

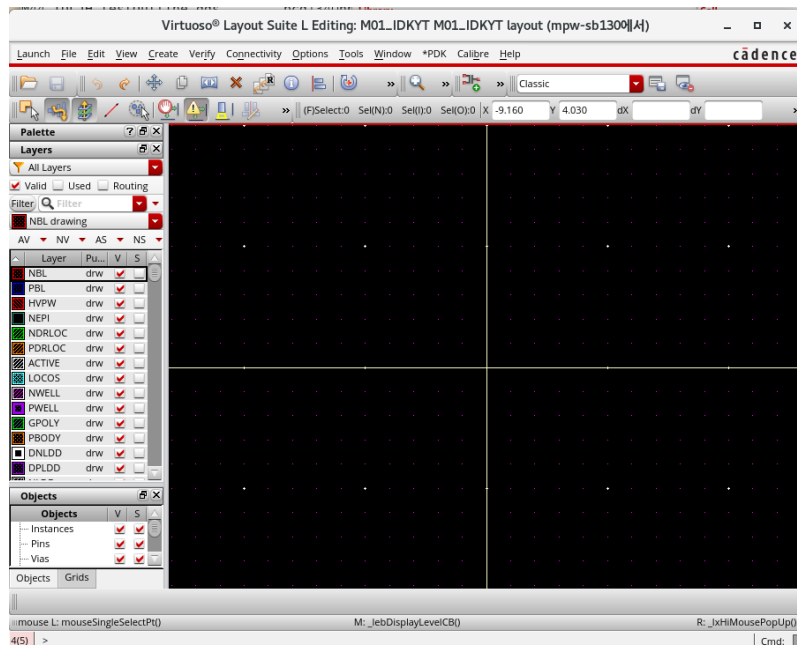
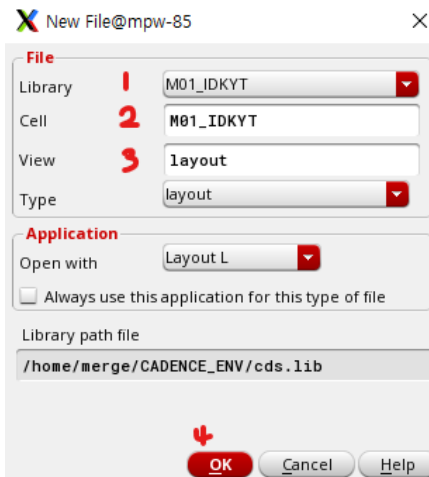
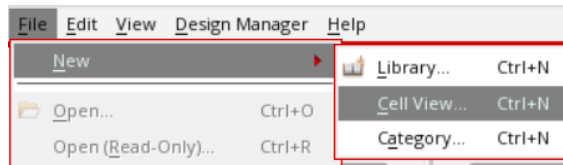
file – New - Library





## Cell 생성

File – New – Cell View



## 인스턴스로 기존 디자인 가져 오기

단축키 I 를 통해서 3 가지를 가져 와야 합니다.

1. **OUTLINE**
2. **머지가 완료된 디자인**
3. **LOGO**

### Outline 가져 오기

단축키 i

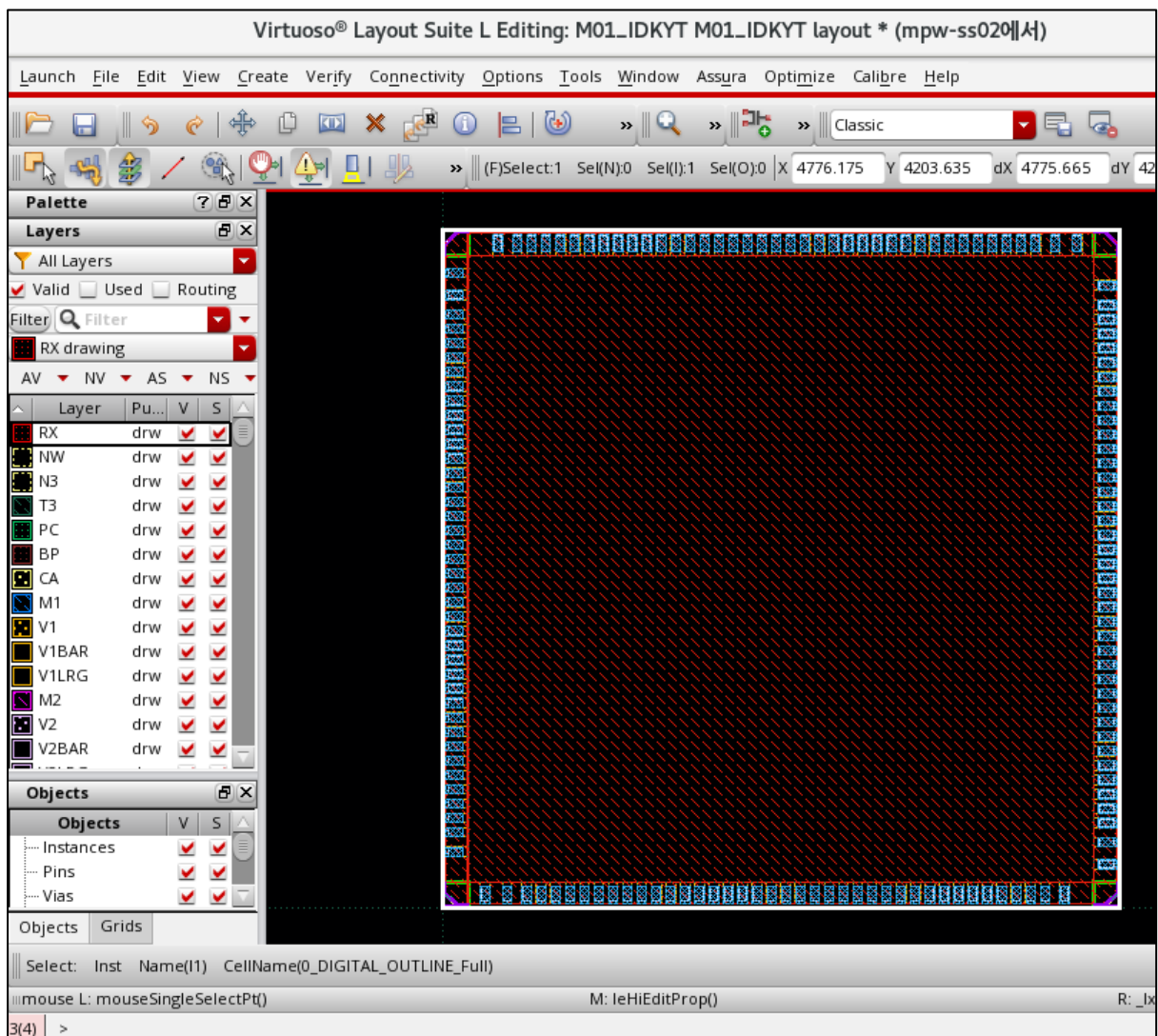
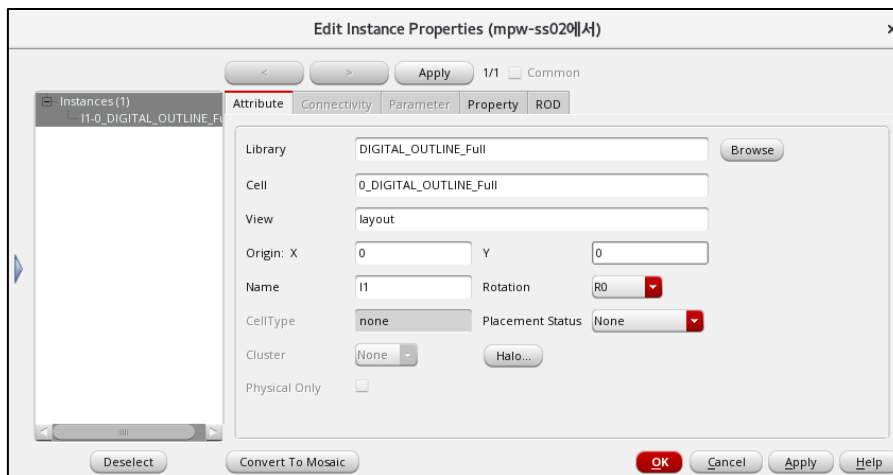
Library : DIGITAL\_OUTLINE\_Full

view : layout



이후 마우스를 한번 클릭 하면 임의의 위치에 Cell 이 놓이게 됩니다.

단축키 q 를 통해서 outline 의 위치를 ( 0, 0 ) 으로 위치 시킵니다.

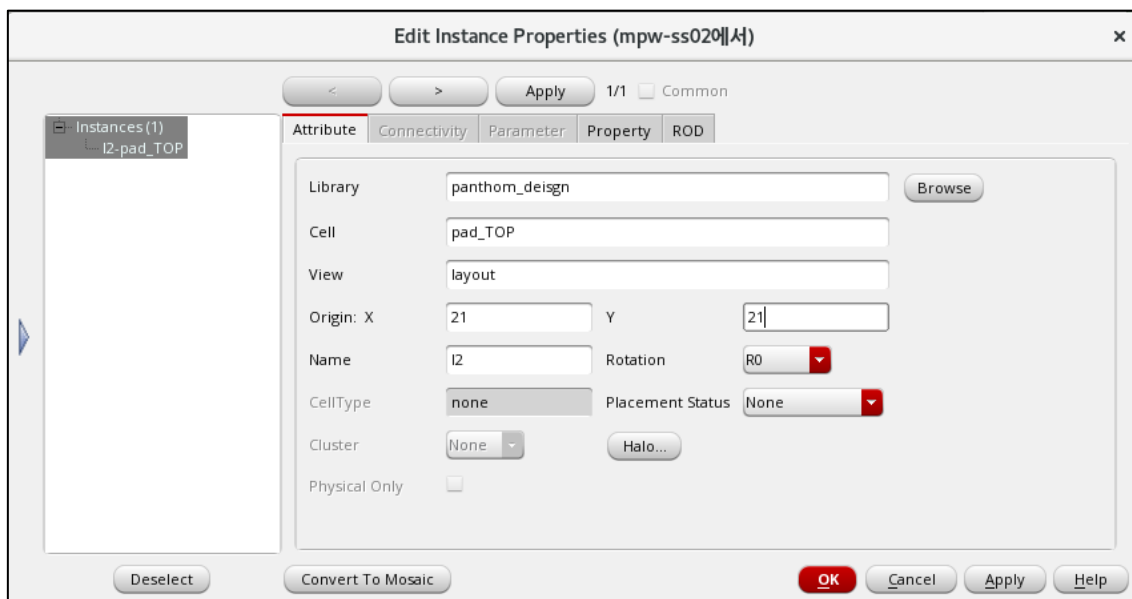


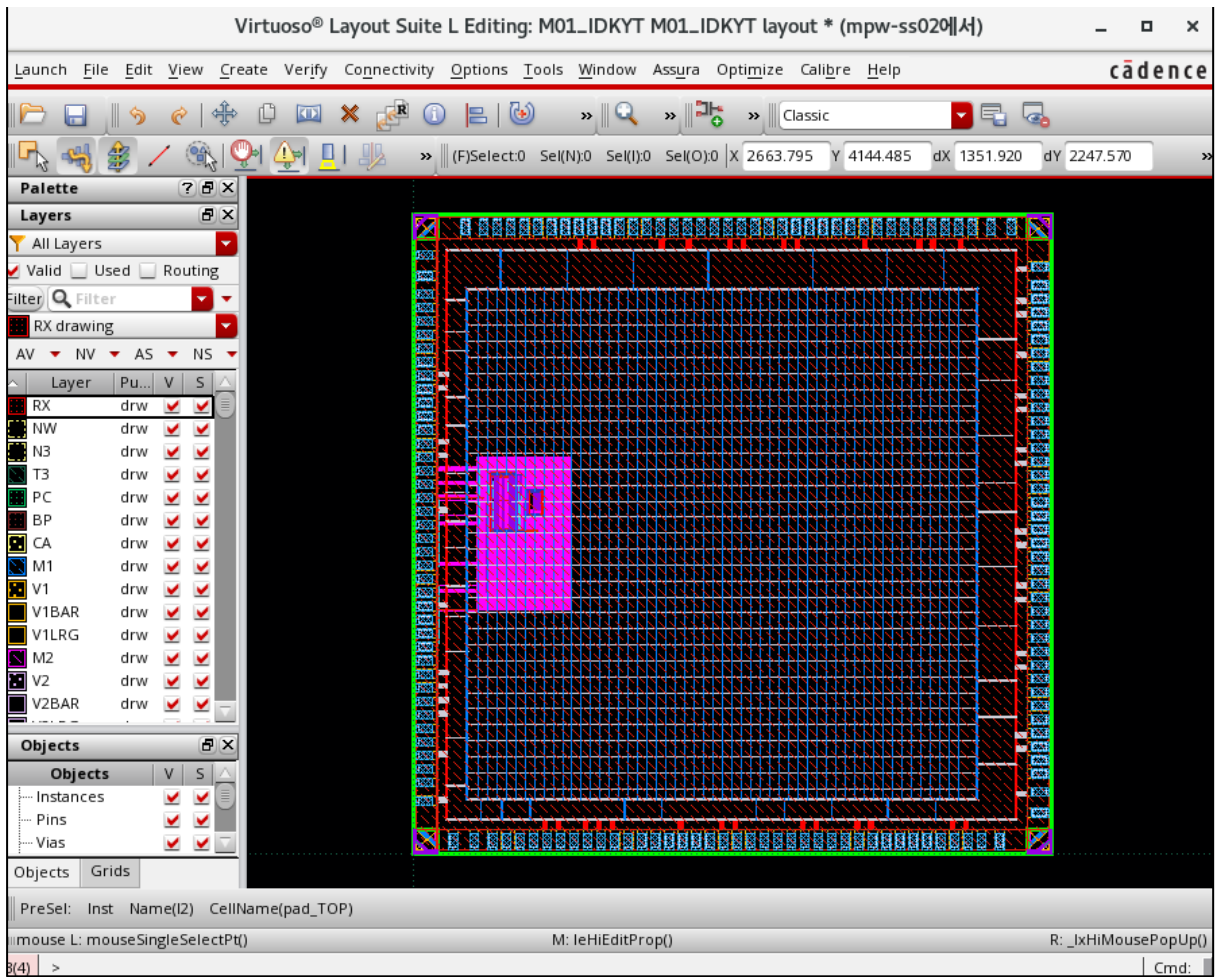
## 머지 완료된 디자인 가져오기

단축키 |



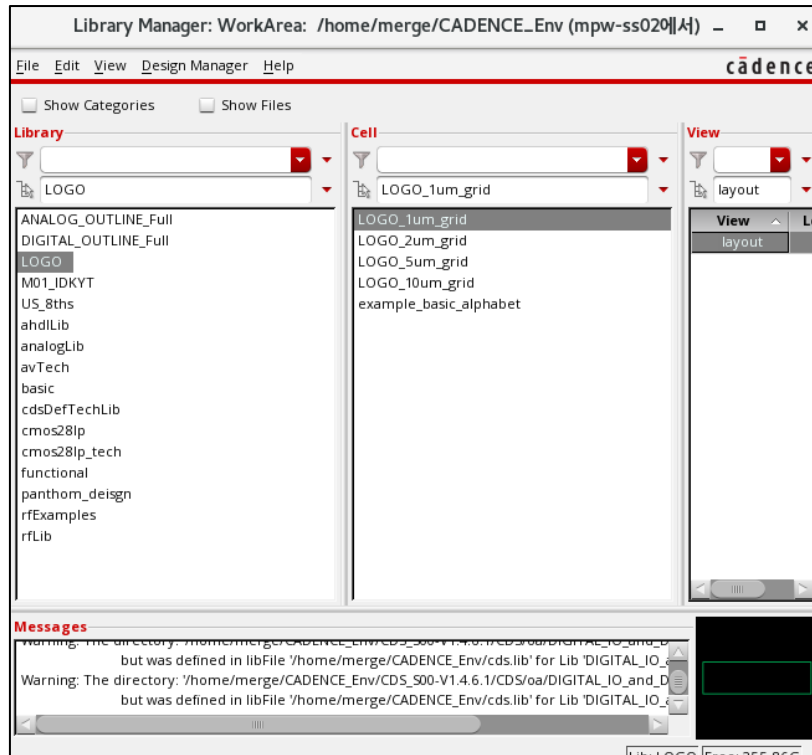
## 21, 21 좌표로 디자인 이동





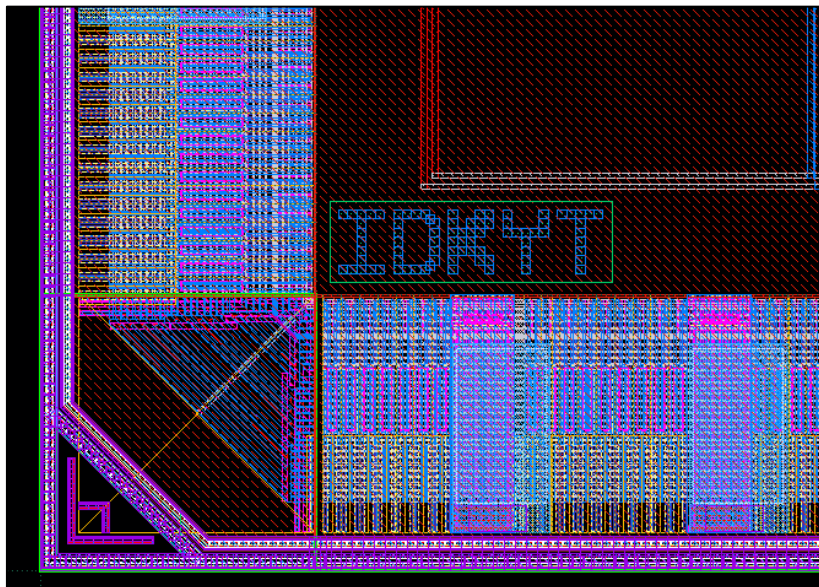
## LOGO 가져 오기

단축키 : i



칩의 좌측 하단에 배치 (메탈이 겹치지 않도록 배치하세요)

Cell 클릭 후 단축키 m 을 누르면 이동 하실 수 있습니다.



## (7) DRC 최종 점검

---

OUTLINE, LOGO 가 추가 되었으므로 DRC 를 한번 더 점검 합니다.

문제가 없다면 아래 2 개 항목에 대해 에러가 발생하며 하기 항목은 waive 가능합니다.

田	✘	Check GRPN1b	1	1
田	✘	Check CELLSNR warning	9	53309

(1) **안테나** 관련 131 에러는 waive 가능합니다.

(동작을 보장하는 것이 아니라 공정 진행이 가능하다는 의미 입니다.)

(2) **SS028** 공정은 **Density** 에러도 waive 가능합니다. (SF028 은 Den Waive 불가)

(LPP 공정은 삼성에서 더미필을 진행합니다.)

(3) **GRLB70** 에러는 수정되어야 합니다.

(매뉴얼로 수정하거나 IO gds 를

새로 업로드된 `/home/merge/SS28_Merge/pdk_digital_2024`

경로에 있는 것으로 사용하시면 됩니다.)

(4) **GR953** 에러는 waive 가능하나 삼성 패키지는 불가능 합니다.

(5) 상세 **Waive List** 는 IDEC 홈페이지 MPW 공지사항을 확인하시기 바랍니다.

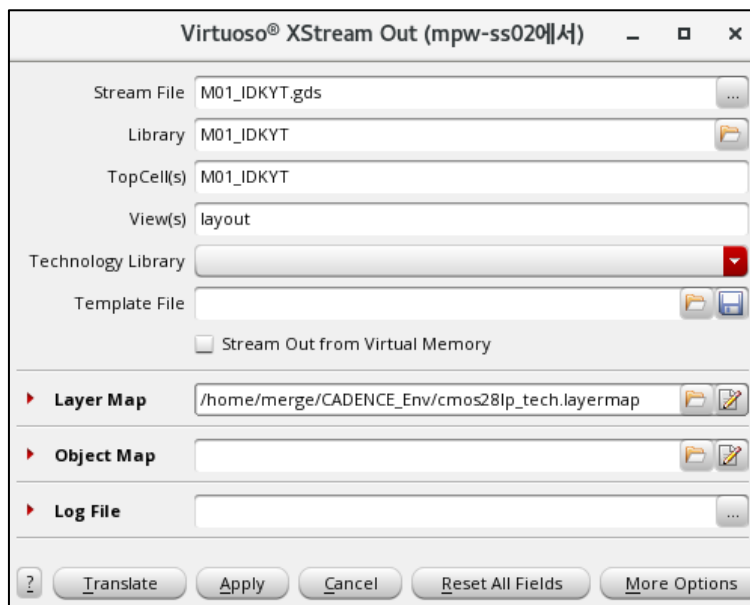
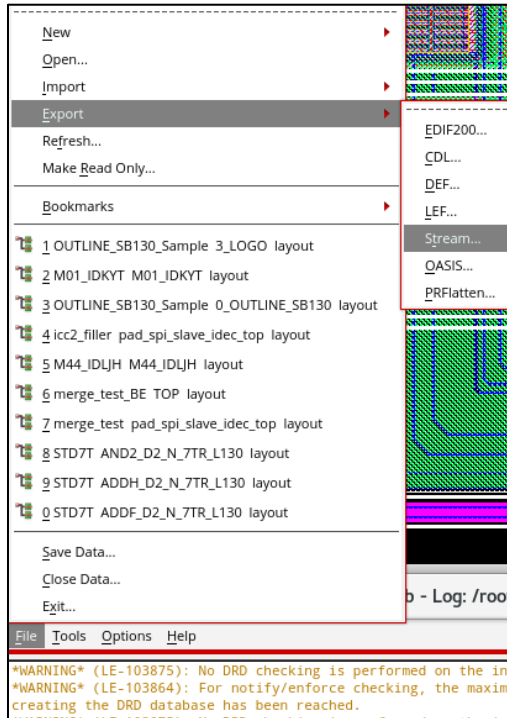
[https://www.idec.or.kr/IDEC\\_library/mpw\\_notice/list/](https://www.idec.or.kr/IDEC_library/mpw_notice/list/)

# DB 제출 방법

## 1. GSD 파일 추출 하기

File->Export-> Stream

파일명은 안내된 이름으로 작성해야 함. (IDEC 홈페이지->DB 제출 항목 참조)



## 2. (중요) IDECloudS\_DBsubmit.pdf 문서 확인 후 제출

- 1) IDEC 삼성 클라우드 서버에서 자체 DB 점검 (중요 : Merge 계정에서 진행)  
기본 설계자 계정에서 user\_db\_check 를 진행하시면 안됩니다.

양쪽 모두 submit\_idec 에 파일이 있는 경우 merge 이전 데이터로 제출 됩니다.  
(user\_db\_check)

- 2) IDEC 홈페이지에 DB 제출서 등록

- 3) 자체 점검 결과 확인 및 에러 사유서 업로드

- 4) 제출하기 (IDEC 홈페이지)

### DB 파일 제출

- (DB 점검 방식 가이드 파일양식링크)

- DB 점검 가이드 문서 확인 후 IDEC 클라우드 서버에서 자체 점검 진행
- 점검 결과 확인 후 제출하기
- 점검 결과에 붉은색으로 표기 항목이 있는 경우 제출 불가
- 제출 완료 버튼을 눌러야 최종 제출이 되며, 제출 완료 후에는 수정 불가**

- 서버 점검 시작 시간 : 10/10/2024 00:00:00
- 1) 파일이름 : ./M44\_IDLJH\_testOutline.gds
- 2) TOPCELL 이름 : M44\_IDLJH
- 3) OUTLINE : 0 0 3550000 3550000
- 4) LOGOBOND : YES
- 5) DRC LIST : **붉은색 표기 항목이 있는 경우 제출 불가**
- 1 GRPMICEAC\_0\_VDD 1
- 2 GRPMICEAC\_0\_VDD 1
- 3 GRPMICEAC\_0\_VDD 1
- 4 GRPMICEAC\_0\_VDD 1
- 5 GRPMICEAC\_0\_VDD 1
- 6 GRPMICEAC\_0\_VDD 1
- 7 GRPMICEAC\_0\_VDD 1
- 8 GRPMICEAC\_0\_VDD 1
- 9 GRPMICEAC\_0\_VDD 1
- 10 GRPMICEAC\_0\_VDD 1
- 11 GRPMICEAC\_0\_VDD 1
- 12 GRPMICEAC\_0\_VDD 1
- 13 GRPMICEAC\_0\_VDD 1
- 14 GRPMICEAC\_0\_VSS 1

**user\_db\_check 를 통해 생성된 submit\_idec 폴더 내용이 표기 됩니다.**

**drc 항목 중 붉은색 표기 항목은 waive 불가 항목으로 제출이 불가능하며 담당 연구원에게 확인을 받아야 합니다.**

- 6) 칩 좌측 하단에 LOGO 를 넣었나요?  Yes /  No (로고삽입방법링크)  
(LOGO : KPLSH)

- 7) 에러사유서 :  선택된 파일 없음 (파일양식링크)  
\*제출됨 : M02\_KPLSH.pdf 2024-10-14 06:14:14

**제출하기**