IDEC MPW 참여 가이드(2015년)

2015. 03

(2015년 3월 조정 내용 포함)

◦ **MPW(Multi-Project Wafer)**는 국내고급설계인력 양성을 목적으로 산업자원부와 공정사의 지원으로 운영되고 있음.

◦ 창의적인 아이디어를 실제 칩으로 구현할 수 있는 기술 지원을 제공하여 실질적인 교육 및 연구 지원

◦ Layout 과정까지 수행되던 교육 및 연구를 실제 chip의 제작, 시험, 응용까지 연계시킴으로써 설계능력을 갖춘 고급 인력 양성 가능

반도체설계교육센터

IDEC MPW 참가 대상 및 설계 참여시 이행 사항

■ IDEC MPW 참가 대상

- IDEC Working Group(WG)으로 협약서 체결이 완료된 대학교의 연구실

- WG 은 매년 10 월에 선정됨.
- WG 등록 문의 : 042-350-8533, ejkim@idec.or.kr

■ MPW 참가시 의무 이행 사항

- Design Rule file 관리 의무
  - 설계를 위해 배포된 Design rule file은 NDA 작성한 연구실의 담당자만 사용 가능
  - 해당 설계외 사용 및 외부 유출이 되지 않도록 철저한 보안유지
  - 관리 소홀로 외부 유출이 될 경우 법적 책임이 주어지며, IDEC WG 활동 제약함.

- MPW 참여시 제출 및 미작성된 내역을 해당 기간에 미 제출한 경우 이후 진행되는 MPW 신청이 불가함. 반드시 해당 내역을 모두 수행되어야 함.

- 결과보고서 제출(칩제작 완료 후 2개월 이내 제출)

- 결과 발표 : IDEC Chip Design Contest 논문 제출 및 데모(패널) 전시
  - 불참시 패널티 적용(MPW 참여 제한)

■ MPW 참여 Flow

2015년 IDEC MPW 지원 내역 및 일정

■ 2015년 MPW 지원 내역

- **[2015년 변경 내역]**
  - **잠정 지원 중단 공정**

  1) 동부 전공정(0.11um RFCMOS / 0.35um BCD / 0.18um BCD

  2) TowerJazz 0.18um CA18HA

  - **추가 내역**

  1) 매그나칩/SK하이닉스 0.18um 1회차 추가(▲25chips)

  2) TowerJazz BCD 0.18um 1회차 추가(▲4chips)

  3) BGA Package(정보 click!) 지원(TowerJazz 공정을 제외한 모든 공정 지원. 요청 수가 많을 경우 평가를 통해 선별. 제작비는 LQFP와 동일(50만원))

- 2015년 MPW 지원 공정 내역
  - 6개 공정 16회 진행
  - 아래 지원 내역은 공정사의 사정에 따라 변경될 수 있음.

회사	공정[㎛]	공정내역	size	칩수/1회	모집횟수	Package 사용 가능 pin 수 (Design)	Package type 실제작 pin 수	
							LQFP	BGA
삼성	65nm RFCMOS	CMOSRF 1-poly 8-metal	4mm x4mm	48	3	208pin	208 pin	364 Pin
매그나칩/SK 하이닉스	0.35 ㎛ CMOS	CMOS 2-poly 4-metal (Optional layer(DNW, HRI,BJT,CPOLY) 추가)	5mm x4mm	20	2	144pin		
	0.18 ㎛ CMOS	CMOS 1-poly 6-metal (6 metal 을 Thick metal (TKM)로만 사용 가능) (Optional layer (DNW, HRI,BJT,MIM) 추가)	3.8mm x3.8mm	25	5	184pin		
Tower-Jazz	0.18 ㎛ CIS	CMOS 1-poly 4-metal	5mm x5mm	1	2	지원하지 않음.		
	0.18 ㎛ BCDMOS	CMOS 1-poly 3-metal (MT)	5mm x5mm	2~4	3			
	0.18 ㎛ SiGe	SiGe BiCMOS 1-poly 6-metal	5mm x5mm	1	1			

■ 2015년 MPW 진행 일정

* 회차 표기 방법 변경 : "공정코드-년도모집순서"*(예시)**삼성65nm 2015년 1회차 : S65-1501)***

* 아래 일정은 공정사의 사정에 따라 변경될 수 있음.

회차구분 (공정_년도순서)	우선모집	정규모집	제작 칩수	DB 마감 (Tape-out)	Die-out	공정	공정사
MS18-1501		2014.12.29	25	2015.03.02	2015.08.03	0.18 ㎛ (CMOS)	매그나칩 /SK 하이닉스
MS18-1502		2015.01.26	25	2015.05.11	2015.10.12		
MS18-1503	2015.01.26	2015.02.23	25	2015.07.13	2015.12.14		
MS18-1504	2015.01.26	2015.03.23	25	2015.09.07	2016.02.01		
MS18-1505	2015.02.23	2015.05.26	25	2015.12.7	2016.05.09		
MS35-1501		2015.01.26	20	2015.06.08	2015.09.29	0.35 ㎛ (CMOS)	
MS35-1502	2015.05.26	2015.07.20	20	2016.01.11	2016.04.30		
S65-1501		2014.12.29	48	2015.06.15	2015.12.14	65nm (RF CMOS)	삼성
S65-1502	2015.02.23	2015.04.20	48	2015.10.19	2016.04.19		
S65-1503	2015.04.20	2015.06.22	48	2016.01.18	2016.07.18		
TJB18-1501		2014.12.29	3	2015.03.02	2015.07.06	0.18 ㎛ (BCD)	TowerJazz
TJB18-1502	2015.01.26	2015.03.23	3	2015.08.24	2015.12.28		
TJB18-1503	2015.02.23	2015.05.26	4	2015.11.30	2016.04.04		
TJC18-1501		2015.01.26	1	2015.06.15	2015.11.23	0.18 ㎛(CIS)	
TJC18-1502	2015.02.23	2015.05.26	1	2015.11.23	2016.04.28		
TJS18-1501		2014.12.29	1	2015.04.27	2015.09.15	0.18 ㎛(SiGe)	

- 모집 : 우선과 정규모집으로 구분. 정규모집까지 마감되지 않는 공정에 대해서는 추가 모집 진행 (** 신청접수 기간 : 모집 마감일로부터 2주전부터 접수)
- 선정결과 : 모집 마감 후 15일내 개별 통보
- Package 제작 : Die out 이후 1개월 소요됨.
- 분할 모집 공정 : TowerJazz 공정 - 2.35mmx2.35mm, 매그나칩/SK하이닉스 0.18um - 3.8mmx1.9mm을 기본 면적으로 함.
- TJ CIS 공정 Die out 일정 조정 : 해당 공정의 경우 공정 라인에서 제작 기간이 길어져 부득이하게 조정하게 되었습니다. (2015.3월 조정함.)
-

MPW 참여 방법

■ MPW 모집 방법 및 준비사항

- **모집구분** : 모집 시기와 모집 현황에 따라 회차별 우선/정규/추가 모집 진행.

모집구분	우선모집	정규모집	추가모집
모집팀수	제작 가능칩수의 50% 이내 모집	제작 가능칩수의 100% 이내 모집 (우선모집 회차는 해당수 포함.)	모집 미달시만 진행
선정방법	모집팀수 > 전체 제작 가능수의 50% =>의 경우 평가 후 채택	모집팀수 > 제작 가능수 =>의 경우 평가 후 채택	선착순 마감
설계설명회	회차별 정규모집 후에만 개최됨. (선정 마감후 2~3 주 이내 개최)		
NDA 제출	정규모집 마감 후 제출	선정 안내 후 제출	선정 안내 후 제출
Design Kit(DK)배포	정규모집 채택 후 NDA 제출팀에게 배포함.	NDA 제출 이후 ftp 를 통해 자료 받을 수 있음.(DK 수령 방법은 채택 통보 시 안내) – **삼성공정 예외(**별도 진행)	
참가비 납부	**(2 회 분할 납부-원칙)** 50% 선납 :우선모집 선정 공지 후 50% 납부 :정규모집 선정 후 (단,선납 시 100%납부 가능)	선정 안내 후 1 개월 이내 납부 완료	

- **참가 신청을 위해 준비될 사항**

- 설계회로설명서(설계계획서로 사전 작성하여 신청 시 첨부해야 함..)
- 삼성 65nm 공정 참여팀은 별도 서버 구축이 되어야 함.

- **삼성 65nm공정 참여 경우 구축해야 할 환경 (설계서버 구축 지침)**

- 1) **삼성 65nm공정 전용서버 준비**- 타 공정과 물리적으로 분리된 별도의 서버를 준비해야 하며, 해당 서버에는 NDA 계약 체결자, 시스템관리자 외의 접근이 불가능함. (*참고 : 서버 OS는 CentOS 5.8 을 권장합니다.)

- 2) 가상사설망(Virtual Private Network)을 이용한 network 분리 – 시스템 관리자는 전용서 버에 OpenVPN 서버을 설치하고 NDA계약자와 시스템관리자의 PC에 OpenVPN 클라이언트 프로그램을 설치하여야 합니다. (**OpenVPN설치 매뉴얼 참고(click!!)**)

- 3) iptables 방화벽을 통한 접근제어 – 리눅스 서버에 설치되어있는 iptables방화벽을 이용해 NDA계약자와 시스템관리자의 VPN을 이용한 접속 외의 접근은 차단됩니다. (IDEC에서 설정함)

- 4) 자세한 보안관련 내용은 **삼성65nm 보안지침/절차(click!!)**를 참고하세요

■ MPW Flow(참여팀)

■ MPW 참가신청 방법

- **참여 대상** : IDEC Working Group(WG)으로 협약서 체결이 완료된 대학교의 연구실
- 신청 방법 : **WG 참여 교수 ID로만 신청 가능**(학생 ID로 참여 불가능함.)
- 참가 신청
  - MPW 참가 신청 : 공정별 신청**(신청페이지 바로가기☞)**

  - 신청가이드(클릭!)

  - **설계회로설명서 작성 가이드(클릭!)**
  - 설계회로설명서는 평가자료로 활용됩니다.
- 신청 확인 : 지도교수 ID – 마이 페이지에서 확인
  - 접수 기간 내에만 수정/취소 가능
  - 신청 기간 외는 수정/취소 요청을 해야함.(취소기간에 따라 패널티 적용 범위가 다름.(참가비 항목 참조))

■ MPW 선정

- 채택 확인 : 지도교수 ID – 마이 페이지에서 확인
- 선정 안내 : 마감 후 15일이내 선정 안내함. (평가 진행 시 선정이 지연될 수 있음.)
- 선정 방법 : 경쟁률이 높은 경우 아래의 기준으로 평가 진행하여 선정함.

  - 조정(2015.2월~) : 많은 설계팀이 참여가 가능하도록 효율적 설계 면적 활용에 배점을 추가하여 평가 진행.
  - 평가 기준

★ 평가 자료 : 설계회로설명서

★ 평가위원 : 공정 참여 지도 교수로 위촉

평가위원 참여 연구실에는 평가 가산점 부여

★ 평가 항목 및 배점 내역(100점)(배점 조정 : 2015.2월모집부터 적용)

1) 디자인의 우수성 30점 2) 회로설계방법 (단계별로 사용한 CAD Tool 기재 등) 15점

3) Chip수령 후 검증방법 15점 4) Design size(공간 활용도) 25점 5) 활용계획 5점

6) 평가위원들의 주관적 점수 10점

★ 선정 원칙

- 경쟁률이 높을 경우 '**1연구실 1개칩'을 기준으로 우선 적용하여 순위에 따라 선정**

우선 선정 후 남은 면적에 대해서는 평가 결과에 따라 제작 기회를 드립니다.

- 추가 가산점 : 면적을 1/2 또는 1/4로 조정한 경우

■ NDA(Non-disclosure agreement) 제출 및 설계데이터 수령 방법

- **NDA?** : 공정에 필요한 설계데이터 공급 받기 위해 체결되는 보안유지협약서

- 기간 내 제출해야 함. 미 제출한 설계팀의 설계진행이 확인 될 경우 MPW 참가는 물론 WG 참여 중단이 될 수 있음.

- 데이터 관리 철저 : 수령 후 유출이 있을 경우 법적 책임이 주어짐.

- 참여 공정별 NDA 제출 방법 및 데이터 수령 방법은 차이가 있음.(아래 내용 참조)

- NDA Design Kit 보안 유지 관련 공지

IDEC 의 MPW 참가를 통해 전달받은 Design Kit 일체는 NDA 를 통해서 법적인 구속력을 가지며, 관리 소홀로 인한 외부로의 공개 또는 유출 시 개인뿐만 아니라 개인이 속해 있는 WG 에 자격 박탈과 같은 강력한 규제가 가해질 수 있습니다. 뿐만 아니라 공정사측의 이의 제기 시 민,형사상 책임을 물을 수 있음을 알려드립니다.

MPW 참여자 분들은 Design Kit 및 관련 자료의 관리를 철저히 하시어 불이익을 당하는 일이 없도록 거듭 당부 드립니다.

NDA 체결 후 수령한 Design Kit 일체는 NDA 상에 기재된 폐기 날짜 안에 반드시 폐기하여 주시고 폐기확인서를 제출하여 제 3 자에 의한 공개 및 유출이 일어나지 않도록 주의 바랍니다.

- **공정별 NDA 제출 방법 및 설계데이터 수령 방법**

[매그나칩/SK하이닉스, TowerJazz 공정]

- 제출 방법 : 마이 페이지 'NDA 제출'란 NDA 파일 업로드

- 작성시 참고사항

1) NDA 는 모든 설계 참여자의 서명이 되어야 하며, PDF 파일로 제출해야 함

2) Design 선택 : Digital 설계-Cell based , Analog 설계- Full custom, Mixed 설계-Mixed

3) 사용목적 : 'MPW 설계 참여' 로 기재

- 설계데이터(PDK) 수령 방법

1) ftp 를 통해 배포

접속 host 및 ID/PW : **NDA 접수 마감일 후 마이페이지 'NDA 제출'에서 확인 가능**

ID/PW 는 매일 변경되며, 데이터 수령시 마이페이지에서 재 확인 필요

2) 배포 기간 : NDA 접수마감일 후 ~ DB 제출 전까지

3) PDK 폐기 : 칩 테스트 완료 후 폐기. 또는, 설계 중 제작 포기시
(폐기시 반드시 NDA 폐기확인서 제출되어야 함.)

- TowerJazz 공정 NDA 추가 제출 서류

TowerJazz 공정의 경우 위의 제출 외 추가 제출 서류가 있으며, NDA 제출 후 설계팀에 추가 요청함.

[삼성 공정]

- NDA 제출 방법 : 각 학교별 주어진 양식을 작성하여 원본 제출
- 설계데이터(PDK) 수령 방법 : 서버구축이 완료된 경우 실사를 통해 제공
- NDA 제출 및 PDK 수령 절차

< **1) NDA 제출** -> 삼성 최종 확인 -> **2) 실사(설계데이터 배포)** -> 설계진행 >

[삼성공정 진행 Flow]

MPW 참여 - 설계환경 구축여부	→	**비밀유지계약서체결**	→	**설계데이터배포**	→	**설계 진행**	→	**결과테스트 및 결과보고서 제출**	→	**설계데이터 폐기**
		삼성-학교와의 체결		**실사를 통해**						**실사를**

확인후선정				설치						통해 삭제

1) NDA 작성 및 제출 안내

- 제출 대상 : 삼성 65nm 설계 참여 대학(연구실)
- NDA 체결 목적 : IDEC 에서 시행하는 MPW 설계공모전의 삼성 65nm 공정에 필요한 칩 설계 데이터를 활용
- 체결 방법 : 계약자는 '참여학교- 삼성전자'이며, 학교별 NDA 승인은 총장(또는 산학협력단장)이 해야 함. (NDA 양식은 학교별 제공함.)
- 참고 : KAIST IDEC 은 참여 학교의 대리인으로 설계데이터를 배포 및 보안 관리의 역할 수행
- 자세한 작성 방법 및 양식은 선정 안내 시 별도 안내함.

2) 설계데이터(PDK) 배포 : 실사를 통해 서버에 자료 업로드

- **배포 전 :** 서버환경 구축이 완료되어야 함.(P4 쪽 참조)
- 배포시기 : NDA 접수 최종 확인과 서버 구축 확인 후 진행됨. 구축 상황 등을 고려하여 학교별 실사를 진행
- PDK 배포 : 실사를 통해 서버에 직접 업로드 함.(설계설명회 자료 포함)

■ MPW 참가비 납부

- **납부 금액** : 선정 안내 시 공지되며, 마이 페이지에서 확인 가능함.
  사전 확인)WG 참여교수님 명으로 login시 'MPW 참여 안내-공정 내역'에서 확인 가능
- **참가비 납부 기준**

<table>
<tr><td rowspan="2">구분</td><td colspan="2">우선모집</td><td rowspan="2">정규/추가 모집</td></tr>
<tr><td>1 차 납부</td><td>2 차납부</td></tr>
<tr><td>참가신청비
납부기간</td><td>우선모집 채택 후
30 일 이내</td><td>해당 회차 정규모집 마감 후
30 일 이내</td><td>채택 안내 후 30 일이내</td></tr>
<tr><td rowspan="2">납부 금액</td><td>참가신청비의 50% 납부</td><td>참가신청비의 50% 납부</td><td rowspan="2">참가신청비의 100%</td></tr>
<tr><td colspan="2">1 차시 참가신청비 전액을 납부해도 됨.</td></tr>
<tr><td rowspan="3">설계포기시
패널티</td><td colspan="3">우선모집팀의 경우 정규모집 이전 포기시 : 1 차 납부한 금액의 50% 만 적립함.
(전액을 1 차에 납부한 경우는 전체금액의 75% 만 적립함.)</td></tr>
<tr><td colspan="3">정규모집 채택이후 ~ DB 접수기간 이전 포기시 : 참가신청비의 50% 포기
(100% 납부시 50%에 해당되는 금액만 적립함.)</td></tr>
<tr><td colspan="3">DB 접수기간 내 포기(DB 접수기간 : DB 마감일 20 일전부터 DB 마감일까지)
: 참가신청비 적립이 불가함.</td></tr>
</table>

	**참가신청비 환불 처리 방법 : 참가신청비 환불은 행정처리상 어려워 해당 연구실에 적립해 드림. 적립금액은 IDEC 본센터에서 수행하는 사업에 참여시 사용이 가능함.
비 고	대기팀은 최종채택 이전에 포기시 100% 적립이 가능하며, 채택 이후는 위의 규정에 따름.

* **설계 포기시 패널티 적용하는 이유 :** 필요한 설계팀에게 기회 제공을 해 드리지 못함에 대한 책임 부여임. 그러므로, 참가 신청시 신중을 기해 주시기 바랍니다.

- **참가비 납부 방법**
  - 납부 신청 : 마이페이지->MPW 신청내역->결제하기/내역확인
    (해당 절차대로 진행하셔야 납부 여부를 직접 확인 가능함.)
  - 납부 방법 : 카드 또는 계산서 발행(KAIST 의 경우 내부서류로 처리해야 함.)
  - 참고 사항 : IDEC 에서 발행되는 계산서에는 세금이 부과되지 않음. (비과세 기관임.)

[납부 전 확인 사항 : 적립금]

- 납부시 적립금 사용 가능(일부 사용도 가능함.)
- 적립금 확인 방법 : 마이페이지 - 적립금내역

[전자계산서 처리 방법 _ 계좌이체/입금 선택]

- **계산서 발행 요청 방법** : 계산서 발행 후 취소가 어려우니 발행 요청 이전에 처리 여부를 명확하게 확인하고 요청해 주실 것을 부탁 드립니다.

1) 항목별 작성하면 전자계산서가 '스마일 EDI'를 통해 발행됨.
(*참고 : 타 프로그램으로 발행이 안되며, 정 발행만 가능함.)

2) **계산서 외 발행 요청 서류** : 견적서, 거래명세서, 통장사본, 사업자등록증 사본
=> 계산서 발행과 함께 마이페이지에서 직접 받을 수 있습니다.
=> 이외 발행 요청 서류는 메일로 요청해 주시기 바랍니다.

3) 발행 기한 : 발행 요청일로부터 2~3 일이내 발행 됨.

4) 발행 요청일 기록시 유의사항 : web 을 통해 발행 요청하는 월말 발행 가능합니다.

5) 견적서가 먼저 필요한 경우 : 위의 신청 절차에 따라 작성해 주시고, '비고'란에 견적서 선 발행 요청으로 기재해 주세요.

- 납입 계좌 : 계산서 수령시 받은 계좌를 확인하시고 입금 처리해 주십시오.
- 입금자명 : 가능하다면 "MPW 회차_교수명"으로 기재 요망

[카드 납부 방법]

- 결재 방법 : 9 쪽 결재 방법(그림) 참고
- 관련 서류 제공 : 견적서, 거래명세서, 통장사본, 사업자등록증 사본

1) 카드 처리 영수증 발급 : 결재내역에서 확인 가능
2) 카드 결재 후 2~3 일 내 마이페이지에서 다운 가능
3) 참고 : 카드 최종 승인은 결재 하신 일로부터 약 2 주 후에 진행 됩니다.

[KAIST 내 참여팀 납부 방법]

- 납부 방법 : 9 쪽 결재 방법(그림) 참고
  KAIST 는 IDEC 이 KAIST 내부 기관으로 납부 방법이 다름.
- 처리 방법 : 가이드(click!!)
  : ERP "계정대체"로 처리한 문서는 메일로 제출되어야 납부 확인 가능함.
- 발급 가능한 서류 : 거래명세서, 칩제작 확인서(확인서 요청은 '비고'란에 기재)

[금액 처리를 위한 추가 자료 출력 방법]
- 하기 건 결제관련하여 요청하신 문서가 등록되었습니다. IDEC 웹페이지에서 요청서류를 발급 받으시기 바랍니다.
- **발급경로 :** http://www.idec.or.kr -> 마이페이지 -> IDEC참여내역 -> MPW신청내역 -> 해당신청내역 상세페이지 -> 결제하기/내역확인 -> 요청서류

- **칩제작 취소시 칩제작 비용 처리**

칩제작 취소시 칩제작 비용 처리 내용
* **우선모집팀의 경우 정규모집 이전 포기시** : 1 차 납부한 금액의 50% 만 적립함. (전액을 1 차에 납부한 경우는 전체금액의 75% 만 적립함.) * **정규모집 채택 이후 ~ DB 접수기간 이전 포기시** : 참가신청비의 50% 포기 (100% 납부시 50%에 해당되는 금액만 적립함.) *** DB 접수기간 내 포기**(DB 접수기간 : DB 마감일 20 일전부터 DB 마감일까지) : 참가신청비 적립이 불가함. ****참가신청비 환불 처리 방법** : 참가신청비 환불은 행정처리상 어려워 해당 연구실에 적립해 드림. 적립금액은 IDEC 본센터에서 수행하는 사업에 참여시 사용이 가능함 * 단, 적립된 금액은 적립일로부터 2 년 이내 사용하셔야 합니다. **(적립금액 사용** : IDEC 본센터의 유료프로그램에 대한 비용 납부가 가능함.)

■ MPW 참가비 할인 및 환불 기준

[참가비 할인]

IDEC 지원(MPW) 내용이 적용논문에 포함된 논문에 대해서는 아래의 기준으로 할인 혜택을 드림.

- **할인 대상(조건)**
  - MPW 설계 내용이 포함된 논문(저널)으로 'IDEC 에서 지원받음'이라는 사사문구가 있어야 함.
- **논문할인 신청**

  1. 논문 할인혜택 신청서 양식(Click!!)
  2. 제출 방법 : 신청서 양식에 제출 항목이 있음.
- **논문 할인 적용 조건 :**

  1. 제출된 논문 1 건에 대하여 1 회의 MPW 기회 부여

2. 제출 논문건수가 다수인 경우, 같은 회차에 같은 공정으로는 1 회의 MPW 만 적용함

3. Publish 일로부터 2 년 이내 논문(논문할인 요청일 기준)(2013.5.27 부터 적용)

4. Chip Design Contest 제출 논문은 제외

5. 논문 할인 적용 범위는 **Die chip 가격**에 한함(Package/library 선택 옵션은 해당되지 않음.)

6. 적용조건 조정(2015. 3 월~) : 1)논문에 "IDEC MPW 지원"이라는 문구가 삽입되어야 합니다. (publish 2015. 4 월 이후 논문의 경우 적용. 이전 논문은 'IDEC 지원' 문구도 유효함. 단, 반드시 MPW 설계내용이 포함된 논문이어야 함.) 2) 논문집 사사에 타기관과 IDEC 지원내역을 기입할 경우 기업체 지원 내용이 함께 기재되면 안됨. IDEC 의 MPW 및 EDA 는 대학교육과 연구를 위한 지원이기 때문입니다.

- **적용 학회 : 2014년 적용 기준이 변경됨**.(2014.01.23)

등급	학회	저널	**할인율**
A	ISSCC Symposium & VLSI circuit and Technology(SOVC)	IEEE TCAS I / IEEE JSSC / IEEE Transaction on Electron Devices / IEEE Transaction On CAD / IEEE Transactions on Microwave Theory and Techniques / 또는 이에 준하는 저널	40%
B	CICC / DAC / ICCAD / ASSCC / ESSCIRC / IEEE RFIC Symposium	* A 급외 관련분야 IEEE 저널 (IEEE Transactions on Consumer Electronics 는 제외)	30%
C	ISCAS / ASP-DAC / COOLCHIPS / HOTCHIPS BIOCAS / EMBC		20%
D	ISOCC / 한국반도체학술대회		10%

* A ~ C 등급은 기존의 학회 중심(해외 학회)

* D 등급 : 국내 학회로 IDEC CDC 참여 학회로 장려를 돋고자 지정

[참가비 환불 조건(2011 년부터 적용)]

칩제작 일정이 지연될 경우 아래와 같이 적용하여 환불.

- **지연 기간별 환불 비율**

제작지연기간 (mouth : M/week:w)	**1M 이하**	**1M+2w**	**2M**	**2M+2w**	**3M**	**3M 이상**
환불(납부금액의%)	적용되지 않음.	5%	10%	15%	20%	25%

- **환불 적용 조건**

1. 환불액은 현금으로 환불 처리가 안되므로 IDEC 에 적립 처리함.
2. 적립금 사용처 : MPW, EDA 교육 등에 사용 가능

3. 적용대상 : MPW 일정대로 DB 마감 후 DB_in 되었으나, 제작 중 문제로 제작 지연이 되는 모든 설계

4. 제작지연 적용 예외

- 공정사의 문제로 DB in 전 공식적인 전체 일정 변경을 요청해 온 경우
- 신규공정(첫회)_DB in 이 지연되는 경우(*신규공정 지원시 지원 절차에 따른 지연 또는 전체 설계에 대한 오류 발생 예상으로 DB_in 일정 변경시)

5. 기타(*특별한 사항이 발생시 운영위원회의에서 결정한 예외조항을 따른다.)

■ 설계설명회 개최

- 개최 시기 : 회차 및 공정별 정규모집 선정이 완료된 후 2~3주내 개최됨.
- 내용 : 공정 설명 및 설계시 유의사항 등
- 참석 : 공정 참여 설계팀(1인이상 참석해야 합니다.)
- 참석신청 방법 : 참가신청시 참여자 기재할 수 있음.
  **반드시 설계자 1인이상 참석해야 합니다. 단, 2015년 중 동일 공정을 진행한 설계자는 해당 공정 첫회 참석만하여도 됨.
- **자료 배포** : 공동설계자로 NDA에 서명이 포함된 분에게만 배포됨. (단, 삼성공정은 하드카드는 배포되지 않으며, 실사시 서버에 해당 자료를 다운해 드림.)
- **설계설명회 개최 공정 : 삼성공정, 매그나칩/SK하이닉스 공정**(TowerJazz 공정은 별도 설계설명회 개최를 하지 않습니다.)

MPW 설계 DB 제출 ~ 검증 결과 제출

해당 내용은 선정된 설계팀에 별도 안내 드리겠습니다 .

MPW 문의처(공정별 담당자)

- **MPW 진행 문의 :** 이의숙 책임(yslee@idec.or.kr, 042-350-4428)
- **MPW 설계에 필요한 기술 문의 :** 문의 내용은 공정별 담당자에게 e-mail 로 보내주시면 회신드립니다.

공정	삼성 65nm	매그나칩/SK 하이닉스 0.18um	매그나칩/SK 하이닉스 0.35um	동부하이텍	TowerJazz + 삼성65nm(Analog)
연구원	김연태 전임	유은광 선임	선혜승 선임	조인신 선임	김창수 선임
메일 주소	ytkim@idec.or.kr	yuk0428@idec.or.kr	smkcow@idec.or.kr	ischo@idec.or.kr	cskim@idec.or.kr