

2022 IEEE CICC Review

서울대학교 전기정보공학부 석박사통합과정 유승호

Topic : Power Management

Session 4 : Power Management Directions

CICC 2022의 power conversion 분야에서는 하베스팅 시스템 및 전력 컨버터가 소개되었으며, 집적회로 설계를 통한 전체 시스템의 소형화, 그와 동시에 높은 효율 및 성능을 유지하기 위한 연구가 이루어졌다. 고전력 분야에서 사용되는 회로를 저전력 분야에서 응용하고, 압전소자를 이용한 기존 수동 소자를 대체하는 새로운 시도의 연구도 소개되었다.

#S4.1 Piezoelectric-Based Power Conversion: Recent Progress, Opportunities, and Challenges

전력 전자 분야는 소형화, 고성능, 저비용을 중심으로의 발전 방향이 전력 분야에서 쓰이는 수동 소자의 발전을 가속하였다. 반도체 분야의 발전으로 소형화가 이루어지기는 했으나, 전력 전자 공학 분야에서 전력 변환에 있어 중요한 역할을 하는 인덕터, 트랜스포머 같은 자성 소자로 인해 부피와 효율 간의 트레이드 오프가 존재해 소형화에 한계가 존재한다. 집적회로 구조 중, switched-capacitor (SC) 컨버터로 기존 대비 소형화 및 높은 전력 밀도를 구현하였지만, 변환 효율 개선을 위해서는 여전히 자성 소자가 필요하다. 이에 자성 소자의 역할을 수행하고 소형화가 가능한 압전소자를 이용해 이를 대체하고자 한다.

그에 대한 예시로, six-stage switching sequence를 활용하여 자성 소자가 없는 컨버터를 소개하였다. 압전소자 기반 컨버터의 고효율 동작을 유지하기 위해 컨트롤러를 이용해 압전소자 전류에 동기화되어 zero-voltage switching (ZVS), charge circulation 최소화 등의 방식으로 정확한 switching timing을 생성한다.

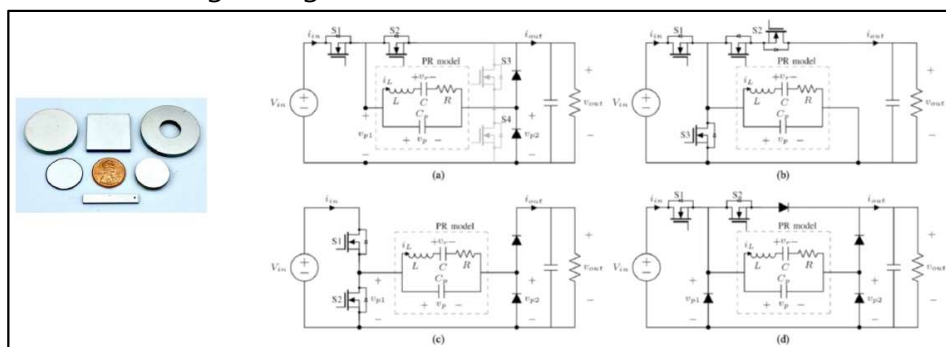


그림. 1. (좌) 압전소자 (우) six-stage switching sequence 구현 회로 예시

추가로 압전소자 자체의 성능 개선을 위해 vibration mode, 소재 등에 따른 소자 성능을 분석하여 설계 및 공정 관점의 분석을 제시하였다. 압전소자는 부피를 줄여도 높은 power density를 유지하는 뛰어난 scalability를 보이므로, 압전소자를 이용해 전력 전자 시스템의 기존 한계를 극복하고 다수의 분야에서 응용 가능할 것으로 기대된다.

#S4.2 An 86.7% Efficient Three-Level Boost Converter with Active Voltage Balancing for Thermoelectric Energy Harvesting

에너지 하베스팅 기술을 이용해 IoT 장비를 배터리 대신 지속 가능한 에너지를 수집해 작동시킬 수 있으며, 열전 소자 (TEG)는 이에 적용할 수 있는 에너지원 중 하나이다. 특성상 하베스팅 시스템 사이즈는 제한적이고, 수집 에너지원 대비 출력이 크기 때문에 입/출력 변환 비율이 높아 고효율 하베스팅이 어려운 문제가 존재한다. 이를 개선하기 위한 기존 구조는 부피가 큰 트랜스포머가 필요해 소형화가 어렵고, on-die 형태로 만들 경우 capacitor 용량 한계로 인해 전압 ripple이 커져 전압 balancing이 문제 되거나 전력 소모가 큰 추가 회로가 필요한 문제가 존재한다.

본 논문에서는 고전력 분야에서 널리 사용되는 3-level 부스트 컨버터 (3LBC) 구조를 적용하고, flying capacitor를 on-chip 형태로 집적하여 시스템 사이즈를 소형화하였으며, 이에 따른 전압 ripple 문제를 해결하기 위한 active balancing (AB) 방법을 제안하였다. AB 방법은 flying capacitor 전압을 sensing하여 ramp 생성기의 전류를 조절해 출력 ramp 신호를 조절한다. 출력 ramp 신호는 duty-cycle controller에 인가되어 컨버터를 구동시키는 PWM 신호를 생성하므로, 적절한 PWM 신호 생성을 통해 flying capacitor의 전압이 출력 x0.5 지점에 있도록 조절한다. 이에 따라 인덕터 전류 변화폭이 일정해져 3LBC의 balanced operation이 가능해진다. 3LBC를 통해 최소 90mV 입력에서 cold-start가 가능하고, 설계 개선으로 최소 입력 전압 20mV를 달성하였다. 또한, AB를 통해 TEG의 모든 출력 범위에 대해 70% 이상의 효율을 보이며, 2.6mW/1.2V의 출력에서 86.7%의 최대 변환 효율을 달성하였다.

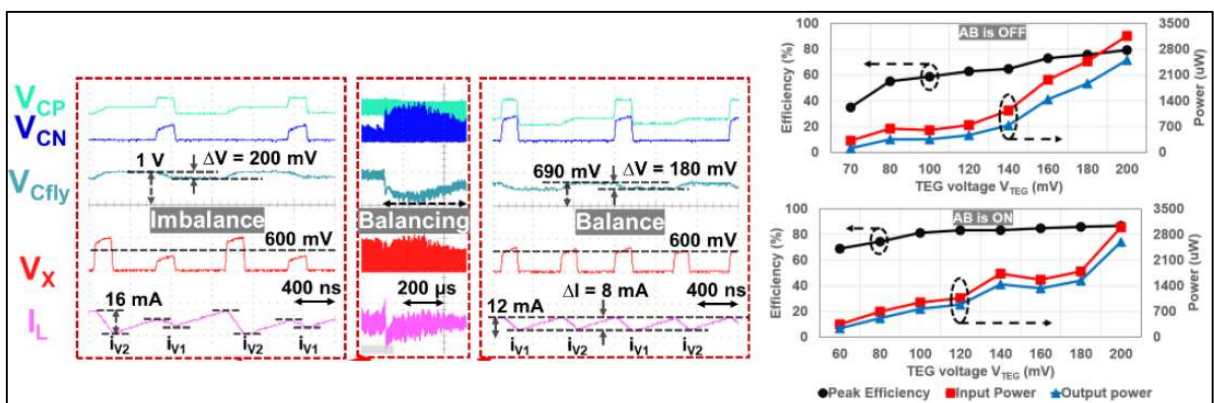


그림. 2. (좌) AB 동작에 따른 balancing 효과 파형. (우) AB 동작에 따른 성능 변화 그래프

#S4.3 A 93.7%-Efficiency 5-Ratio Switched-Photovoltaic DC-DC Converter

태양전지 (PV cell)는 에너지 하베스팅 시스템에서 가장 보편적으로 사용되는 에너지원으로, 자연광을 통해 에너지를 확보하고 IoT 등의 장비를 구동할 수 있다. 이때 필요한 전원 전압을 공급하기 위해 태양전지의 낮은 출력 전압을 승압하는 과정에서 off-chip 인덕터 또는 on-chip capacitor 등으로 큰 면적이 소모된다. 또는 여러 개를 직렬로 연결해 출력을 높이기도 하는데, 공정 오차, 노후화, 빛 세기 차이 등의 원인으로 전지 간 mismatch가 발생하고 이로 인해 최소 성능의 전지로 전체 성능이 맞춰지는 문제가 발생한다.

본 논문에서는 태양전지 연결 구성의 직렬/병렬 전환이 가능해, 앞의 mismatch 문제가 발생하면 태양전지 연결 구성을 병렬로 바꿔 출력이 더 높은 전지의 과잉 전하가 다른 전지에 전달되어 전압 balancing을 이루고 다시 직렬로 바뀔으로써 전체 출력이 높은 출력을 내는 전지로 맞춰지는 동작을 주기적으로 switching하는 구조를 제안하였다. Flying capacitor를 사용하는 switched-capacitor 구조 대신, 직렬/병렬을 전환하는 KVL-constrained switched network의 switched-PV (SPV) 컨버터를 적용해 수동 소자를 제거하고 7개의 태양전지만으로 다섯 가지 출력 비를 생성하여 기존 관련 연구 결과 대비 면적을 개선하였다. 추가로 직렬/병렬 switching 주파수가 최대가 될 때, 전체 태양전지에서 최대 전류 즉, 최대 전력이 출력된다는 점을 이용해 출력 비를 변경하며 최대 전력 지점을 추적하는 알고리즘을 적용하였다. 그 결과, 최대 93.7%의 하베스팅 효율, 0.72~2.2V 출력 범위에서 83.6% 이상의 효율을 달성하였다. 태양전지 전류에 50%까지의 mismatch를 발생시켰을 때, 기존 구조 대비 최대 30.2%의 효율 개선이 이루어졌다.

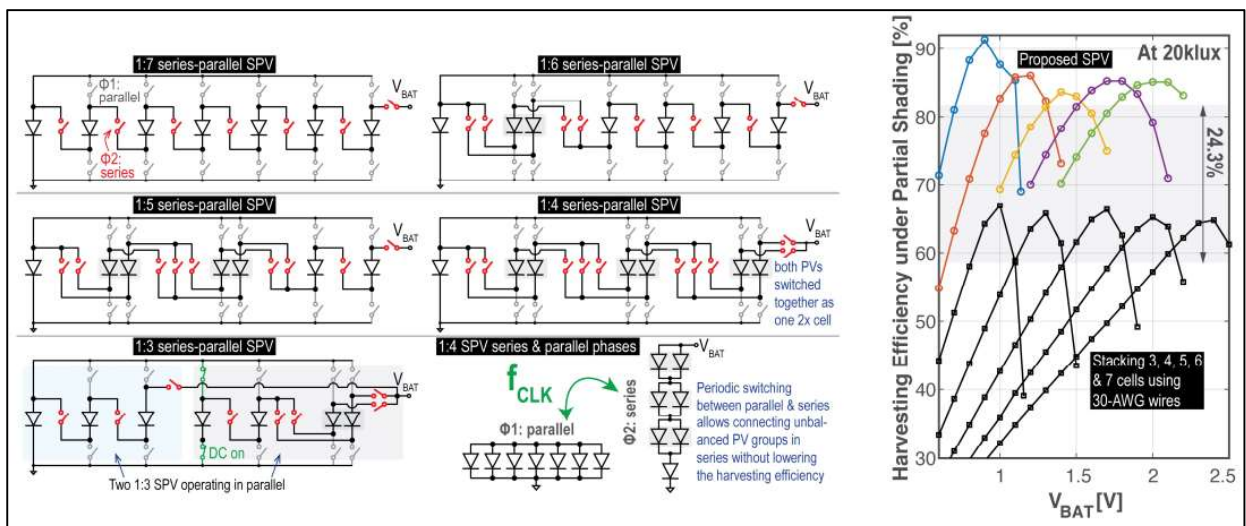


그림. 3. (좌) 직렬/병렬 구성에 따른 다섯 가지 출력 비. (우) 태양전지 출력 간 mismatch가 발생하였을 경우 효율 결과 그래프

#S4.4 A 400-to-12 V Fully Integrated Switched-Capacitor DC-DC Converter Achieving 119 mW/mm² at 63.6 % Efficiency

고전압 (HV)의 경우 전기차 배터리와 같은 응용 분야에서 사용되고, 저전압의 경우 IoT 또는 스마트홈과 같은 응용 분야에서 사용이 된다. 두 응용 분야는 사용 전압 차이가 매우 커서, 이를 전환해주는 전력 컨버터가 필요하고, 트랜스포머 같이 큰 수동 소자는 부피나 개수를 줄이고, 집적회로를 이용해 소형화 및 비용 절감과 시스템 신뢰성을 향상할 수 있다. 그러나 quality factor 문제나 conversion step이 커져 발생하는 low duty-cycle 문제가 존재한다. Switched-capacitor (SC) 컨버터는 집적이 용이하고, 50% duty-cycle로 작동하는 이점이 있지만, 최대 입력 전압이 충분히 높지 않고 기생 성분 문제 및 고전압에서 성능 저하 문제가 존재한다.

본 논문에서는 집적 회로 SC 컨버터를 사용하고, conversion step N을 키울 때 발생하는 HV blocking을 위해 전력 손실이 적은 HV capacitor topology를 사용하였다. 동시에 동일 면적의 집적 capacitor 종류 중, 더 높은 전압의 capacitor가 더 큰 dielectric 부피를 갖는다는 것을 이용해 에너지 저장 능력 및 에너지 손실을 개선하였다. 기존 SC 컨버터는 서로 다른 전압과 위상으로 동작하는 capacitor를 교대로 배치한 반면, 같은 전압과 위상으로 동작하는 capacitor를 붙여서 배치하여 sidewall capacitance가 주기적으로 바뀌지 않게 되어 sidewall coupling에 의한 손실을 개선하였다. 그리고 기생 capacitor에 고전압이 걸려 발생하는 컨버터 효율 저하는 buried diode를 이용해 substrate coupling을 줄였다. 그 외에, clock 신호의 두 배 빠른 주파수의 clocked hysteretic 컨트롤러로 출력 전압을 제어해, ripple이 줄고 부하 step에서의 droop 발생이 개선되었다. 그 결과 ripple은 14.5% 개선되고, 최대 입력 전압 범위는 400V까지 확장되었으며(기존 연구 42V), power density는 비교군 대비 250배 이상인 119mW/mm²에서 63.6%의 효율을 달성하였다. 또한 출력 전력 4~220mW 범위에서 60% 이상의 효율을 보였다.

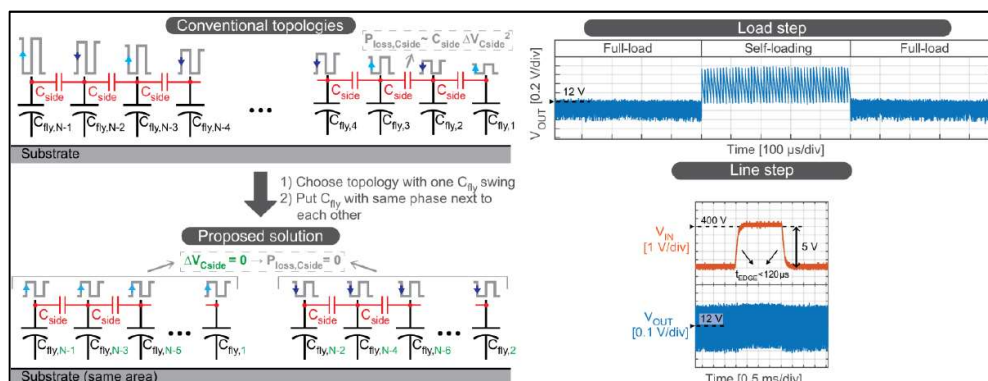


그림. 4. (좌) Sidewall coupling을 줄이기 위해 제안하는 구조. (우) 급격한 부하 변화 및 입력 전압 변화에 따른 성능 개선 결과



명예기자 유승호

- 소 속 : 서울대학교 전기정보공학부 석박사통합과정
 - 연구분야 : 에너지 하베스팅
 - 이 메 일 : seungho@mics.snu.ac.kr
 - 홈페이지 : <https://mics.snu.ac.kr>
-